



中国科学院大学

University of Chinese Academy of Sciences

硕士学位论文

面向 21CMA 存储集群的集成电源控制系统设计与实现

作者姓名: 朱珈莹

指导教师: 樊东卫 副研究员 中国科学院国家天文台

学位类别: 理学硕士

学科专业: 天文技术与方法

培养单位: 中国科学院国家天文台

2024 年 6 月

Design and Implementation of an Integrated Power Control
System for the 21CMA Storage Cluster

A thesis submitted to
University of Chinese Academy of Sciences
in partial fulfillment of the requirement
for the degree of
Master of Natural Science
in Astronomical Techniques and Methods

By

Zhu Jiaying

Supervisor: Associate Professor FAN Dongwei

National Astronomical Observatories, Chinese Academy of Sciences

June, 2024

中国科学院大学
学位论文原创性声明

本人郑重声明：所呈交的学位论文是本人在导师的指导下独立进行研究工作所取得的成果。承诺除文中已经注明引用的内容外，本论文不包含任何其他个人或集体享有著作权的研究成果，未在以往任何学位申请中全部或部分提交。对本论文所涉及的研究工作做出贡献的其他个人或集体，均已在文中以明确方式标明或致谢。本人完全意识到本声明的法律结果由本人承担。

作者签名：朱珈蓁

日期：2024.5.31

中国科学院大学
学位论文授权使用声明

本人完全了解并同意遵守中国科学院大学有关收集、保存和使用学位论文的规定，即中国科学院大学有权按照学术研究公开原则和保护知识产权的原则，保留并向国家指定或中国科学院指定机构送交学位论文的电子版和印刷版文件，且电子版与印刷版内容应完全相同，允许该论文被检索、查阅和借阅，公布本学位论文的全部或部分内 容，可以采用扫描、影印、缩印等复制手段以及其他法律许可的方式保存、汇编本学位论文。

涉密及延迟公开的学位论文在解密或延迟期后适用本声明。

作者签名：朱珈蓁

日期：2024.5.31

导师签名：樊保卫

日期：2024.5.31

摘要

21 厘米阵列望远镜 (21CentiMeter Array, 21CMA), 作为平方公里阵列 (Square Kilometre Array, SKA) 在国内的唯一低频先导阵列, 计划升级改造以实现其低频脉冲星搜寻能力。在升级过程中, 21CMA 数据终端面临海量数据流的高效存储问题。21CMA 的核心设备——低功耗分布式并行存储系统, 有效解决了这一问题, 并为未来 SKA 项目处理大数据流提供了支持。该低功耗分布式并行存储系统采用基于 ARM 架构的单板计算机 (SBC, Single Board Computer) 组成的服务器集群, 其原型机面临着缺乏匹配供电方案、集成度低、体积大、可携带性差等一系列问题, 这些问题限制了 21CMA 数据终端采样后数据存储的稳定性与可靠性, 需要对其进行继续开发、升级和改良。

目前工业界缺乏针对 ARM 架构 SBC 服务器集群的电源管理方案以及标准的集成化部署方案。本课题针对该问题, 研发适配的集成化电源控制硬件系统, 实现对存储系统设备电源的统一管理与智能化控制, 同时提出硬件集成方案, 实现集群的标准化部署。本文的主要研究内容如下:

1. 针对系统中不同设备的电源需求进行分析, 并选择可靠的外部供电方案。对电源控制方案的总体架构进行拆分和模块化设计, 主要分为系统主控模块和节点电源控制模块两个部分, 系统主控模块负责设备上电唤醒、电源监控和控制功能、系统设备电源控制和外部通信功能。节点电源管理模块主要负责实现电压转换功能和对集群进行节点粒度的电源开关控制功能。

2. 根据总体设计方案, 对系统主控模块和节点电源管理模块进行关键的电路原理图设计, 包括对主控芯片及其外围电路、W5500 网路通讯模块、CAN 收发器模块、温湿度传感器模块、串口通信与调试模块、DCDC 压降模块等模块电路的进行电路设计。根据电路原理图, 按照 PCB 版图的设计规则, 完成系统主控模块与节点电源管理模块的 PCB 电路板的设计与生产。

3. 根据系统硬件电路的设计, 进行集成化电源控制系统下位机程序设计。系统主控模块负责接收外部指令, 并向 CAN 总线下发控制指令, 实现节点电源控制功能。节点电源管理模块根据 CAN 总线上主控模块的控制指令, 完成对节点电源开关的控制, 同时定期检测节点电源状态, 通过 CAN 总线将状态上报给系统主控模块。两模块间相互协作实现了指令下达执行, 状态实时检测的闭环, 实现了完善的存储节点电源控制功能。

4. 考虑到远程控制与集成化管理的需求, 本课题通过远程控制上位机实现对整个集成化系统的控制, 上位机包括基于 QT 的图形化用户界面以及可供存储集群主控节点调用的串口上位机, 实现了对系统远程开关电源、节点的电源监控与控制、机箱环境状况监控、交换机开关控制以及散热器控制功能。

本课题创新性地设计并实现了面向 21CMA 存储集群的集成电源控制系统, 以支撑 21CMA 脉冲星巡天过程中观测数据的可靠存储。面对低功耗分布式并行

存储系统的全新的电源需求，本课题创新性地为直流弱电的存储服务器集群提供了稳定的供电方案。相较于传统存储服务器集群的电源管理系统，本设计创新性地实现了针对基于 ARM SBC 的存储集群的远程电源管理方案。方案支持远程、本地多种控制方式，易于横向扩展，为无人值守时的 21CMA 存储系统站点运维，以及节点故障硬重启提供了软硬件支持。本课题创新性地利用 3D 打印技术，实现了设备的硬件集成，最终实现了低功耗分布式存储集群标准化部署。

本课题最终实现了集成化电源控制系统硬件与软件的设计，完成了系统组装与测试，为低功耗分布式并行存储系统提供了电源管理方案以及标准的集成化部署方案。

关键词： 21 厘米阵列，分布式存储，STM32，电源管理系统，ARM 架构

Abstract

The 21 Centimeter Array (21CMA), as the only low-frequency radio interferometer that serves as Square Kilometre Array (SKA) pathfinder in China, plans an upgrade to enhance its low-frequency pulsar searching capabilities. During the upgrade, the 21CMA data terminal faces the challenge of efficiently storing massive data streams. The core equipment of 21CMA, a low-power distributed parallel storage system—effectively addresses this issue, supporting future large data stream processing for the SKA project. This system utilizes a server cluster composed of ARM architecture-based Single Board Computers (SBC). The prototype of this system faces several issues such as lack of a matching power supply, low integration, large size, and poor portability, which limit the stability and reliability of data storage at the 21CMA data terminal after data sampling. Continuous development, upgrades, and improvements are needed.

Currently, the industry lacks power management solutions and standardized integrated deployment plans for ARM architecture SBC server clusters. This research develops an integrated power control hardware system tailored to this issue, enabling unified management and intelligent control of the storage system's power supply. It also proposes a hardware integration plan for standardized deployment of the cluster. The main research contents of this thesis include:

1. Analyzing the power needs of different devices within the system and selecting reliable external power supply solutions. The overall architecture of the power control scheme is decomposed into modular designs, primarily consisting of the system main control module and the node power control module. The system main control module is responsible for device power-up, power monitoring and control functions, system device power control, and external communication. The node power management module mainly handles voltage conversion and node-level power switch control within the cluster.

2. Based on the overall design scheme, key schematic designs for the system main control module and node power management module are developed, including the main control chip and its peripheral circuits, the W5500 network communication module, CAN transceiver module, temperature and humidity sensor module, serial communication and debugging module, and the DC-DC Buck Converter module. According to the circuit schematics, PCB layouts are designed and produced following PCB design rules for both the system main control module and the node power management module.

3. Based on the system hardware circuit design, embedded software design for the integrated power control system is performed. The system main control module receives external commands and issues control commands over the CAN bus to manage node

power control. The node power management module follows the control commands from the main control module on the CAN bus to switch node power and periodically checks the node power status, reporting it back to the system main control module via the CAN bus. These two modules cooperate to achieve a closed loop of command execution and real-time status monitoring, resulting in comprehensive node power control functionality.

4. Considering the needs for remote control and integrated management, this study implements control over the entire integrated system via a remote master control station. This master station includes a QT-based graphical user interface and a serial communication master station, accessible by the main control node of the storage cluster. It facilitates remote power switching, power monitoring and control of nodes, chassis environmental condition monitoring, switch control, and radiator control functions.

This study has innovatively designed and implemented an integrated power control system for the 21CMA storage cluster to support the reliable storage of observation data during the 21CMA pulsar survey. This study pioneeringly provides a stable power supply solution for the DC low-voltage storage server cluster, meeting a completely new power demand. Compared to the traditional power management systems of storage server clusters, this design has creatively achieved a remote power management solution for ARM SBC-based storage clusters. The solution supports multiple control methods, both remote and local, and is easy to scale horizontally. It provides software and hardware support for site operation and maintenance of the 21CMA storage system during unattended periods and for hard rebooting nodes in case of failure. This study has innovatively utilized 3D printing technology to achieve hardware integration of the equipment, ultimately realizing the standardized deployment of a low-power distributed storage cluster.

This study successfully achieved the design of both hardware and software for an integrated power control system, completed the system assembly and testing, and provided a power management solution and a standardized integrated deployment plan for low-power distributed parallel storage systems.

Key Words: 21 Centimeter Array, Distributed Storage, STM32, Power Management System, ARM Architecture

目 录

第 1 章 绪论	1
1.1 研究背景	1
1.1.1 SKA 脉冲星搜寻预研	1
1.1.2 21CMA 的升级改造计划	3
1.1.3 传统分布式存储在射电阵列中的应用	4
1.2 基于 ARM 架构的低功耗分布式并行存储系统	6
1.3 主要研究内容	7
1.3.1 存储系统原型机当前面临的问题	7
1.3.2 国内外研究现状	8
1.3.3 研究内容	10
1.4 文章结构	11
第 2 章 集成化电源控制系统需求分析与方案设计	13
2.1 系统供电需求分析与设计	13
2.1.1 外部供电方案选择	14
2.1.2 电源控制系统的功能模块设计	16
2.2 电源控制硬件系统控制芯片选型	19
2.3 系统通讯协议选型	22
2.3.1 系统内板间通信协议选型	22
2.3.2 外部控制协议选型	23
2.4 系统总体架构设计	23
2.5 本章小结	25
第 3 章 集成化电源控制系统硬件设计	27
3.1 系统主控模块硬件电路设计	27
3.1.1 主控芯片及其外围电路设计	28
3.1.2 w5500 网络通讯模块电路设计	32
3.1.3 CAN 收发器模块电路设计	35
3.1.4 温湿度传感器模块电路设计	38
3.1.5 串口通信与调试模块电路设计	39
3.1.6 系统电源电路	40
3.1.7 其他控制电路设计	42
3.2 节点电源管理模块硬件电路设计	45

3.2.1 DCDC 压降模块电路设计	46
3.3 PCB 电路板的设计与生产制造	47
3.4 本章小结	50
第 4 章 集成化电源控制系统固件程序设计	51
4.1 程序总体设计	51
4.2 系统主控模块程序设计	52
4.2.1 系统主控模块程序总体设计	52
4.2.2 外部指令处理程序设计	55
4.2.3 节点电源状态控制程序设计	57
4.2.4 非阻塞按键控制程序设计	61
4.2.5 传感器控制程序设计	62
4.2.6 散热器控制程序设计	64
4.2.7 交换机电源与 PS-ON 电源控制程序设计	65
4.3 节点电源管理模块程序设计	65
4.4 本章小结	66
第 5 章 远程控制软件设计	69
5.1 通信接口封装设计	70
5.2 控制指令封装设计	71
5.3 网络控制程序设计	72
5.4 串口控制程序设计	74
5.5 本章小结	74
第 6 章 系统组装与测试	75
6.1 系统集成与组装	75
6.2 硬件测试	77
6.2.1 TCP 通信模块测试	77
6.2.2 串口通信测试	79
6.2.3 温湿度传感器与散热器测试	79
6.2.4 CAN 总线测试	80
6.2.5 PS-ON 按键开关测试	82
6.2.6 PCB 电路电源完整性分析	83
6.3 上位机软件测试	87
6.4 本章小结	89
第 7 章 总结与展望	91
7.1 总结	91
7.2 展望	92

参考文献·····	93
致谢·····	97
作者简历及攻读学位期间发表的学术论文与其他相关学术成果·	99

图目录

图 1-1	21CMA 东西基线上的部分天线	2
图 1-2	21CMA 原有系统框架图	3
图 1-3	升级后的 21CMA 脉冲星数据采集系统	4
图 1-4	低功耗分布式并行存储系统架构图	6
图 1-5	分布式存储系统原型机	7
图 1-6	Liebert PSI 设备后视图	9
图 1-7	Vertiv Geist™ PDU 接口示意图	9
图 1-8	Rittal The RiMatrix 电源管理系统	10
图 1-9	集成化电源控制系统结构图	10
图 2-1	ATX 电源接口	14
图 2-2	GW-EPS2000BL 电源与其供电接口	16
图 2-3	电源控制系统功能模块框图	18
图 2-4	STM32F103RCT6 芯片系统框图	21
图 2-5	系统总体架构设计	24
图 3-1	系统主控模块原理框图	27
图 3-2	MCU 及其外围电路设计原理图	30
图 3-3	BOOT 选择原理图	31
图 3-4	外部晶振电路	32
图 3-5	W5500 以太网控制器的框架图	33
图 3-6	W5500 与 MCU 引脚连接对应关系图	33
图 3-7	W5500 网络通讯模块的电路原理图	34
图 3-8	CAN 总线结构图	36
图 3-9	CAN 收发器模块电路原理图	37
图 3-10	温湿度传感器模块电路原理图	39
图 3-11	串口通信与调试模块设计的电路原理图	39
图 3-12	ATX 电源 24PIN 接口原理图	41
图 3-13	USB 接口原理图	41
图 3-14	5V 转 3.3V 电源转换模块原理图	42
图 3-15	交换机接口电路原理图	43
图 3-16	ATX 电源开关电路	43
图 3-17	机箱物理开关实物图	44
图 3-18	物理按键模块接口电路原理图	44

图 3-19	散热器电源及调速接口电路原理图	45
图 3-20	节点电源管理模块原理框图	45
图 3-21	DCDC 压降模块的电路原理图	46
图 3-22	系统主控模块 PCB 版图	48
图 3-23	节点电源管理模块 PCB 版图	48
图 3-24	系统主控模块实物电路板	49
图 3-25	节点电源管理模块实物电路板	49
图 4-1	系统程序架构图	51
图 4-2	系统主控模块主程序流程图	53
图 4-3	节点电源控制指令数据帧格式	59
图 4-4	节点电源状态更新流程	60
图 4-5	节点电源管理模块存活检测流程	61
图 4-6	PS-ON 开关的按键控制流程	63
图 4-7	节点电源管理模块总体程序流程图	66
图 5-1	远程控制架构	69
图 5-2	程序设计架构	70
图 5-3	图形用户界面	74
图 6-1	存储节点组装 3D 建模设计	75
图 6-2	系统 3D 模型图	76
图 6-3	系统热仿真图	76
图 6-4	存储集群服务器设备的实物图	77
图 6-5	W5500ping 测试	78
图 6-6	TCP 通信测试	78
图 6-7	串口通信测试	79
图 6-8	传感器读数测试	80
图 6-9	散热器控制测试	81
图 6-10	CAN 总线指令发布测试	81
图 6-11	CAN 总线节点状态接收测试	82
图 6-12	PS-ON 按键开关测试	83
图 6-13	(a) 系统主控模块 PCB 板电路压差分布情况 (b) 节点电源管理模块 PCB 板电路压差分布情况	84
图 6-14	(a) 系统主控模块 PCB 板地平面压差分布情况 (b) 节点电源管理模块 PCB 板地平面压差分布情况	85
图 6-15	(a) 系统主控模块 PCB 板电流密度分布情况 (b) 节点电源管理模块 PCB 板电流密度分布情况	86
图 6-16	上位机软件功能测试-操作前	88

图 6-17 上位机软件功能测试-操作后 88

表目录

表 1-1	全球计算机中心存储设备的份额和功耗	5
表 2-1	存储系统各设备的电源需求	13
表 2-2	24 针主板电源接口定义	15
表 2-3	PCIe 显卡/CPU 电源接口定义	15
表 2-4	IDE/SATA 板电源接口定义	16
表 2-5	GW-EPS2000BL 直流电源输出规格	17
表 2-6	常见单片机型号芯片的性能参数对比	20
表 3-1	STM32F103RCT6 的三种不同启动模式	31
表 3-2	TJA1051 芯片引脚定义	37
表 3-3	不同芯片对电源的电压需求	40
表 4-1	初始化后续所需的状态变量	54
表 4-2	中断配置表	55
表 4-3	W5500 中断配置表	56
表 4-4	W5500 SPI 配置表	56
表 4-5	W5500 GPIO 配置表	57
表 4-6	系统主控模块支持的外部指令	58
表 4-7	CAN 通信中断配置	58
表 4-8	温度与工作强度的映射关系表	65

第1章 绪论

1.1 研究背景

SKA 是目前人类兴建的最大的天文观测设备，SKA 所期望探索的科学目标对其性能指标提出了非常苛刻的要求，这也就使得诸多前沿的射电观测技术被应用于 SKA。中国是 SKA 创始成员国之一，未来我国科学家团队将深度参与 SKA 科学前沿研究和国际合作。目前 SKA 即将开展第一阶段的建设，预计 2028 年建成 SKA1，实现 10% 的 SKA 规模，并开始开展科学实验 (武向平, 2019)。

中国 SKA 的科学目标和发展路线十分清晰，在对国际 SKA 科研方向的规划和国内射电天文领域研究基础进行充分结合后，中国 SKA “2+1” 科学目标逐渐确立，即在 SKA1 实施阶段，确保两个优先突破领域——宇宙再电离探测以及脉冲星搜寻、测时和引力理论检验，以及若干具有中国特色的研究方向 (黄滢, 2020)。其中优先突破领域 2 具体为：开展脉冲星巡天，致力于发现毫秒脉冲星、脉冲双星系统、脉冲星-黑洞系统等特殊系统，进而利用高精度毫秒脉冲星计时并利用脉冲双星系统进行引力波探测，来对引力理论进行精确检验 (武向平, 2019)。

1.1.1 SKA 脉冲星搜寻预研

脉冲星搜寻方法是脉冲星科学的重要研究方向之一，搜寻新的脉冲星，能为星际介质模型、脉冲星计时系统、引力波探测等领域提供更多样本 (Lorimer 等, 2005)，具有重要科学意义。根据观测和理论研究结果，可知脉冲星的能谱通常呈现幂律谱或截断幂律谱形式，并且脉冲星的谱指数位于 -1.5 至 -2 之间。除少数脉冲星被证实在低频存在反转，大多数的脉冲星在低频范围内会呈现更高的流量密度 (Bates 等, 2013)。因此，探索针对低频的脉冲星搜索方法是非常有必要的，利用低频射电望远镜搜寻新的脉冲星将会成为未来发现新脉冲星的重要方式 (Keane 等, 2015)。然而，由于低频信号受到星际介质效应的强烈干扰 (Jones, 2009)，因此低频脉冲星搜寻一直是一个具有挑战性的任务。改进脉冲星搜寻方法并对低频脉冲星巡天结果进行补充，是未来脉冲星研究领域的重点。

早期的脉冲星搜寻往往利用单口径射电望远镜配以多波束系统开展搜寻。最近几年，欧洲大型脉冲星阵列 (Large European Array for Pulsars, LEAP) 计划 (McKee 等, 2017) 和澳大利亚平方公里阵列探路者 (Australian Square Kilometre Array Pathfinder, ASKAP) 实验 (Johnston 等, 2008) 开始逐渐尝试利用阵列望远镜对某些特殊区域 (球状星团等小天区) 进行脉冲星搜寻。在低频波段，荷兰的低频阵列 (The Low-Frequency Array, LOFAR) 在低频波段进行了 3 次脉冲星巡天，截至 2017 年 12 月，该项目已成功发现了 66 颗新脉冲星，其中包括 5 颗旋转射电暂现源 (Rotating Radio Transients, RRAT) (Tan 等, 2017)。澳大利亚的默奇森宽视场阵列 (Murchison Widefield Array, MWA) 也实现了相干波束合成模式下的

脉冲星搜寻 (Xue 等, 2017), 并已有初步发现。

我国的 SKA 先导设备包括 500 米口径球面射电望远镜 (Five hundred meter Aperture Spherical radio Telescope, FAST) 和 21CMA。其中 FAST 在科学运行初期已在脉冲星搜寻方面取得了一定成果, 通过调试阶段的数据已经发现了上百颗新脉冲星 (Li 等, 2018)。为了发现更多的脉冲星, 利用 FAST 开展了银道面脉冲星快照 (Galactic Plane Pulsar Snapshot, GPPS) 巡天, GPPS 巡天共发现了 201 颗脉冲星, 其中包括 40 颗毫秒脉冲星以及 16 颗脉冲双星 (Han 等, 2021)。位于新疆天山的 21CMA, 是我国目前唯一自行研制的工作在低频射电波段的 SKA 探路者项目。



图 1-1 21CMA 东西基线上的部分天线

Figure 1-1 A Subset of Antennas Positioned along the East-West Baseline of the 21CMA

21CMA 自建成以来一直在开展宇宙再电离相关观测研究 (何梦钊 等, 2023), 如图 1-1 所示, 阵列由 81 个子阵组成, 东-西和南-北两条基线呈 T 形。每个子阵由以六边形排布的 127 个对数周期天线组成, 共有 10287 面天线。阵列的有效接收面积为 $17658m^2$, 工作频段为 50-200MHz (王婧颖, 2014)。相比世界上其他已建成的 SKA 低频先导望远镜, 21CMA 在接收面积、RFI 环境、望远镜构型、理论灵敏度等方面具有明显优势 (Huang 等, 2016)。但是该望远镜目前尚无脉冲星观测能力和数据处理后端。中国 SKA 科学团队如果想要尽快启动低频脉冲星的阵列搜寻试验, 建立脉冲星的低频搜寻阵列验证系统, 改造 21CMA 目前的现有单元是实现这一目标的最迅速和便捷方式。因此, 科技部启动了 SKA 专项-脉冲星搜寻预研, 计划将 21CMA 建设成为一个发现和观测脉冲星的利器, 为未来配合中国科学家开展 SKA 科学提供设备基础。

1.1.2 21CMA 的升级改造计划

脉冲星搜寻预研项目计划对 21CMA 原有的数据接收系统进行升级。升级后，21CMA 和 SKA-low 覆盖的频率相近，将基本具备脉冲星搜寻能力。

21CMA 的每个子阵通过低噪声射频电缆进行模拟延时然后通过合路器实现模拟波束形成，波束经过滤波、放大之后送入光发射机，然后每一阵列的信号通过光缆传输至中心机房内的光接收机，然后再进行数据采集和信号预处理(秦冕, 2022)。整个 21CMA 系统原有的架构如图 1-2 所示。

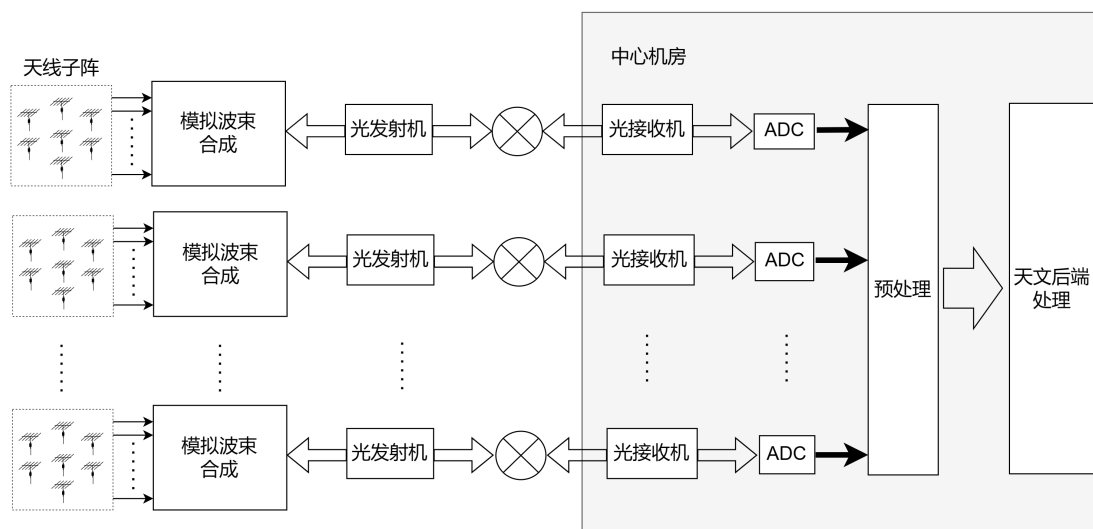


图 1-2 21CMA 原有系统框架图

Figure 1-2 Original System Framework Diagram of 21CMA

升级后的系统通过采样板卡来对光接收机输出的信号，也就是每个子阵经过模拟波束合成后的信号来进行采样，数据记录到节点内存后进行进一步对整个阵列的波束合成和相干消色散搜寻。升级后的系统主要包括采样、存储两大部分。如图 1-3 所示，采样后的数据通过交换机传输到脉冲星数字后端服务器，然后脉冲星数字后端服务器再进行波束合成、频谱分析、互相关等计算。

有效的巡天需要同时合成和处理成百上千个波束，预计 21CMA 脉冲星巡天每个子阵在极短的时间内会产生海量的数据流。脉冲星数字后端服务器将采集到的数据保存到缓存中，由于计算服务器的缓存十分有限，需要将原始数据用另外的存储服务器记录下来，以便于后续进行进一步的波束合成、脉冲星搜寻和数据挖掘。数据存储是实现数据有效处理的前提，对这些海量数据的快速存储，为我们带来巨大挑战。

如此之大的数据流对于写入的缓存系统有很高的容量和速度的要求。存储系统不仅要具备大规模数据流的存储能力和还需要海量的存储空间，要保证数据存储的安全性和可靠性，还要提高数据的处理和存储效率，具备大规模并行计算能力。在 21CMA 改造升级过程中，由于天线数量众多，所以升级工程量庞大，可利用的经费十分的有限。现有的一些商用服务器成本高昂，功耗巨大，在

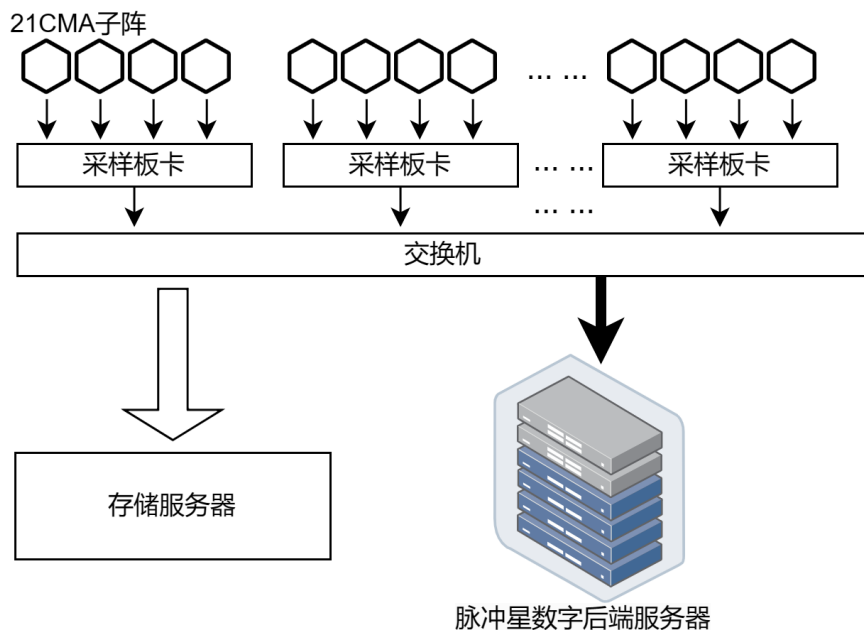


图 1-3 升级后的 21CMA 脉冲星数据采集系统

Figure 1-3 The upgraded 21CMA pulsar data acquisition system

有限的经费支撑下，不能满足 81 个子阵全套终端的存储需求。

在这个背景下，如何在尽可能低的成本下，研发一套能够满足 21CMA 数据缓存需求的存储系统，是一项迫在眉睫且不可或缺的实际需求。

1.1.3 传统分布式存储在射电阵列中的应用

随着数据密集型的天文信息学时代的到来，大型射电望远镜数据采集系统面临：数据量庞大、数据采集速率高并且数据连续性增长等问题，现代天文观测对存储系统的性能提出了很高的要求，迫切需要可扩展性强，能同时处理并发的读写操作，同时还必须能有效管理海量的天文数据的存储系统。

目前，大型的射电望远镜数字后端的数据接收系统的存储系统仍然以单点存储为主，辅助以少量的分布式文件系统。传统的单点存储方案存在着许多弊端，在天文大数据存储、处理和管理的需求背景下，表现出诸多的局限性。比如容错性差，断电重启后，数据易丢失，且难以恢复；当前存储容量达到上限时容量扩展不方便；存储节点的功耗缺乏控制。这些局限性为很多科研活动的开展带来不便(刘应波, 2014)，面临一些特殊情况时，可能会造成隐患。

分布式存储技术将数据按照一定的方式分散存储在多台主机上，在体系结构上采用可扩展的系统结构，利用多台存储服务器分担存储压力，它不但提高了系统的可靠性、可用性和存取效率，还易于扩展，支持并发读写。分布式文件系统 (Distributed File System, DFS) 是一种分布式存储系统的应用 (Macko 等, 2022)，旨在存储和管理文件数据，并提供与传统文件系统类似的文件访问

接口。它通过网络连接多个节点，将物理存储资源组合成一个逻辑的树形文件系统结构，使用户能够方便地访问分布在网络上的共享文件。DFS 在分布式环境下提供可靠的文件存储和共享服务，为用户和上层应用提供统一的命名和查询空间 (顾荣, 2017)。DFS 有很多种类，常用的分布式文件系统有：Hadoop 分布式文件系统 (Shvachko 等, 2010)、Lustre 分布式并行文件系统 (Koutoupis, 2011)、GlusterFS(Zhou 等, 2016)、Ceph(Jeong 等, 2019)、BeeGFS(Heichler, 2014) 等。

在国际领域中，利用基于分布式文件系统的分布式存储系统，以解决和优化射电望远镜的数据流存储问题，已成为前沿方案。

位于云南澄江的一米新真空红外太阳望远镜 (The 1m New Vacuum Solar Telescope, NVST) 基于 Lustre 分布式并行文件系统的基础，针对太阳观测数据存储的需求设计了面向太阳望远镜观测的轻量级分布式存储系统 AstroFS(刘应波, 2014)。位于南非的氢纪元再电离阵列 (Hydrogen Epoch of Reionization Array, HERA) 的运行数据工作流的实时处理系统 (Real Time Processing, RTP) 采用了 Lustre 分布式文件系统 (La Plante 等, 2021)。默奇森射电天文台的 ASKAP 数据获取流水线也采用了 Lustre 分布式文件系统 (Voronkov, 2020)。MeerKAT 望远镜的滤波束形器用户提供设备 (Filterbanking beamformer user supplied equipment, FBFUSE) 和加速脉冲星搜索用户提供设备 (Accelerated pulsar search user supplied equipment, APSUSE) 采用 BeeGFS 分布式文件系统存储共享数据 (Padmanabh 等, 2023)。

但是，NVST、HERA、ASKAP、MeerKAT 均采用了 X86 架构的商用服务器作为分布式文件系统的运行硬件平台，随着服务器节点的增加，系统构建时所占用的物理空间越来越大，功耗越来越高，成本也越来越高。并且为了保证对存储服务器集群的性能得到充分释放，机房的散热器往往需要 24h 运转，这一点对电力的消耗也十分大。根据对全球数据中心的电力消耗的详细分析，近年来，由于存储设备所需的总功率增加，世界各地数据中心的电力消耗随之不断增长 (Kooimey 等, 2011)，如表 1-1 所示，其中存储设备所占功耗的百分比在大大提升。

表 1-1 全球计算机中心存储设备的份额和功耗

Table 1-1 Global Data Center Storage Share and Power Usage

年份	存储设备所占份额 (%)	每年耗能量 (TWh)
2000	7.9	5.6
2005	9.8	15.0
2010	17.1	38.2-68.0

根据全球碳排放项目的年度全球碳排放预算估计，按照目前的排放速度，在七年内，全球气温将有 50% 的可能性经常超过 2015 年《巴黎协定》中确定的比工业化前水平高出 1.5 摄氏度的阈值，超过这个阈值，全球变暖可能会出现恶化和潜在的不可逆转的影响 (Friedlingstein 等, 2023)。

我们的天文学工作是人类探索自然现象和科学基本理论的基础学科，更应立足可持续发展的道路。因此，尽可能的降低 21CMA 存储系统的电力能源消耗

十分的必要。为实现 21CMA 数据的高效可靠存储，并在有限的经费下满足整个阵列的全部存储需求，需要更低功耗、更低成本的分布式存储系统。

1.2 基于 ARM 架构的低功耗分布式并行存储系统

现有一套低功耗分布式并行存储系统作为每个子阵数据采集后的缓存系统，解决了上述问题。该存储系统采用基于 ARM 架构的单板计算机（Single Board Computer, SBC）作为存储系统的节点服务器，将 BeeGFS 分布式软件部署在由多个节点组成的存储服务器集群硬件平台上。低功耗分布式并行存储系统(韩军等, 2021)的架构如图 1-4 所示。ARM SBC 具有低功耗的特点，采用其作为存储

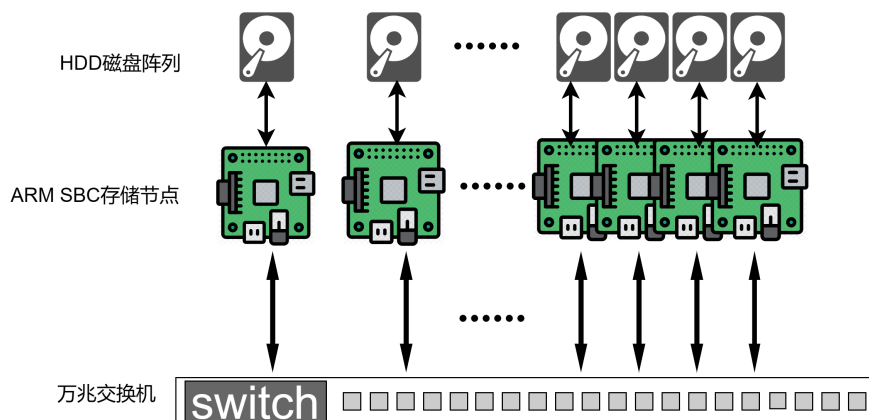


图 1-4 低功耗分布式并行存储系统架构图

Figure 1-4 Architecture diagram of low power distributed parallel storage system

集群的节点服务器可以为 21CMA 的数据采集终端构建能源高效型的存储系统。对于某些大数据应用和某些数据分析案例，比起 CPU 性能更加依赖于存储服务器核心的吞吐量。在这种情况下，结合低功耗的需求和存储性能的综合考量，在 ARM CPU 上处理本地数据是有益的 (Gudu 等, 2016)。在降低系统运行成本，节约 SKA 经费的同时，相对于 x86 架构的服务器，若采用 ARM SBC 作为存储服务器，能够使得该系统具有更小的设备体积，有助于较好地缩小系统的物理空间，提升系统集成度。

BeeGFS 分布式文件系统是一种开源的分布式文件系统，客户端通过网络与存储服务器进行通信，通过 BeeGFS 分布式文件系统能够添加更多的服务器节点，其容量和性能被聚合在单个命名空间中。BeeGFS 分布式文件系统能够移植到 ARM SBC 组成的集群上，从而提供对分布式存储单元的统一访问。同时，系统中对象存储服务器和元数据服务器的数量可以弹性伸缩。因此，若采用 BeeGFS 分布式文件系统作为存储服务器的分布式文件系统架构，可以通过扩展到适当数量的服务器来满足不同数据采集终端的性能要求，以此在大量资源上提供非常好的可扩展性，并支持高并发读写。

该存储系统结合了 ARM 架构 CPU 硬件以及 BeeGFS 并行文件系统二者的优势，不仅可以满足 21CMA 数据存储所需要的大容量、可并发读写、可扩展的

存储需求，而且它的能耗比当今的标准解决方案更低，是能源高效的存储系统。并且它的成本也比 x86 架构的集群更加低廉，同时在设备费用和电费开支两个层面大大节约了本不宽裕的 SKA 预研项目经费。目前该系统的原型机已经测试完毕。该原型机目前已经实现了约 1GB/s 的数据写入速率(韩军等, 2021)，该系统贴合 21CMA 存储的实际需求，为其量身定做，应用于 SKA 专项脉冲星预研，是 21CMA 的高速存储系统的核心设备。

1.3 主要研究内容

1.3.1 存储系统原型机当前面临的问题

21CMA 数据终端升级过程中，面临海量天文数据的高效存储问题。脉冲星巡天过程中涉及高通量的数据流，21CMA 数据采集终端不仅要记录数据下来，也需要将数据保存到缓存系统中以便于对数据进行进一步的波束合成和数据挖掘。因此一套可以快速写入的缓存系统对于实现科学目标很重要。由于 81 个子阵共计至少需要配置 81 台存储系统，因此控制每台存储系统的成本和功耗对于实现整个 21CMA 的升级和改造不可或缺。

韩军等人研制了一套可快速写入的低功耗分布式并行存储系统(韩军等, 2021)，以作为 21CMA 快速缓存的解决方案。该系统由低成本、低功耗设备和硬盘组成，其可以提供总量 1.76PB 的缓存空间并具备高速并行读写能力。低功耗分布式存储系统能够高效地处理和存储大量的天文观测数据，解决了传统存储系统在面对大规模数据时的性能瓶颈。该存储系统采用基于 ARM 架构的 SBC



图 1-5 分布式存储系统原型机

Figure 1-5 Distributed Storage System Prototype

作为存储系统的节点服务器，将 BeeGFS 分布式软件部署在由多个节点组成的存储集群硬件平台上。商用的 x86 架构服务器从机箱设计、散热温控、电源管理、机架标准、工业集成化等方面，都有成熟的完整方案和统一的行业标准。而基于 ARM SBC 的低功耗分布式并行存储系统原型机却缺少统一的集成部署标准。现今，如图 1-5 所示，原型机面临着缺乏匹配供电方案、系统稳定性和可靠性不足、系统集成度低、系统体积大以及可携带性差等一系列待解决的问题，如果不解决

这些问题，存储系统将无法被部署并得以应用。

为了解决上述问题，进一步提升系统成熟度，需要为原型机研发适配的集成化电源控制系统并对其进行硬件集成，以实现系统设备电源的统一管理、智能化控制以及存储集群的标准化部署。预计经过改良后的分布式存储系统设备，可以被部署到 21CMA 数据终端服务器机房中，并确保 21CMA 脉冲星巡天过程中，数据存储系统能提供稳定的服务和支持，保证存储系统的读写速度、数据安全与稳定性，同时还要适应射电天文台的特殊工况。

1.3.2 国内外研究现状

随着数据量的爆炸式增长，对存储系统的需求也随之增加。存储集群由多个存储节点组成，可以提供更高的存储容量和性能。然而，存储集群也带来了新的挑战，特别是电源管理。集成电源控制系统（Integrated Power Control System，IPCS）是一种可以集中管理和控制存储集群中所有电源设备的系统。IPCS 可以提高存储集群的能源效率、可靠性和可用性。IPCS 通常由以下组件组成：

- 中央控制器：中央控制器负责收集和分析来自电源设备的数据。它还负责向电源设备发送控制命令。
- 电源设备：电源设备为存储节点供电。
- 通信网络：通信网络用于连接中央控制器和电源设备。

目前，市场上存在众多 IPCS 解决方案。Emerson Network Power Liebert PSI 是一款基于控制协议的 IPCS(Emerson, 2023)，提供全面的功能，包括能源效率管理、故障监控和自动故障转移。其支持多种控制协议，包括 IPMI、SNMP 和 Modbus 等控制协议。Liebert PSI 提供全面的能源效率管理功能、故障监控功能和自动故障转移功能，可在电源故障的情况下将负载转移到备用电源。Liebert PSI 适用于各种存储集群，包括 SAN、NAS 和 HCI。它特别适用于需要高性能和可靠性的存储集群。然而该产品价格相对较高，如图 1-6所示，其面向 x86 架构的服务器提供集成化电源管理方案，不能直接为 ARM SBC 提供供电支持，且其体积庞大，其配置复杂，很难针对现有的需求进行改良并得以应用。

Vertiv Geist™ PDU 是一款经济实惠的 IPCS，适用于小型和中型存储集群(vertiv, 2023)。其接口示意图如图 1-7所示。Vertiv Geist™ PDU 提供基本的电源监控功能，例如电压、电流和功率计量。同时提供插座控制功能，可以远程打开和关闭电源插座，以及提供环境监控功能，例如温度和湿度监控。该系统可与第三方应用程序集成。产品具有价格经济实惠，性价比高的特点，特别适用于预算有限的组织，可以满足日常需求的基本功能。然而该系统功能有限，可扩展性差，不适用于未来扩展需求。该系统未对低功耗 ARM SBC 的供电需求进行优化，无法直接用于现有低功耗分布式并行存储系统。

Rittal The RiMatrix Power Management System 是一款模块化 IPCS，可扩展以满足不断变化的需求(Rittal, 2023)。它适用于大型和复杂的存储集群，特别适用于需要高可用性和可扩展性的存储环境。该产品提供了模块化设计，可根据需要

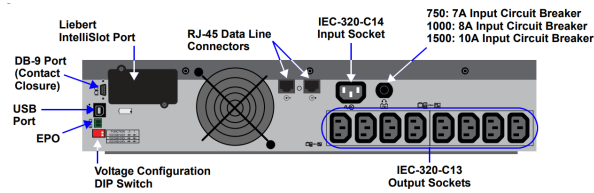


Figure 3 2200 and 3000—rear view

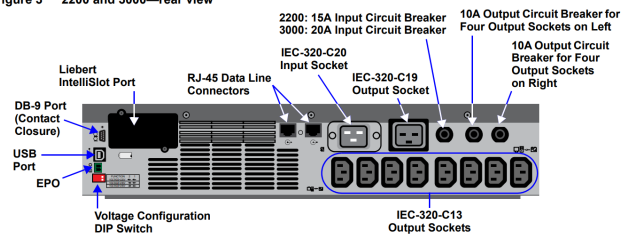


图 1-6 Liebert PSI 设备后视图

Figure 1-6 Rear View Of Liebert PSI

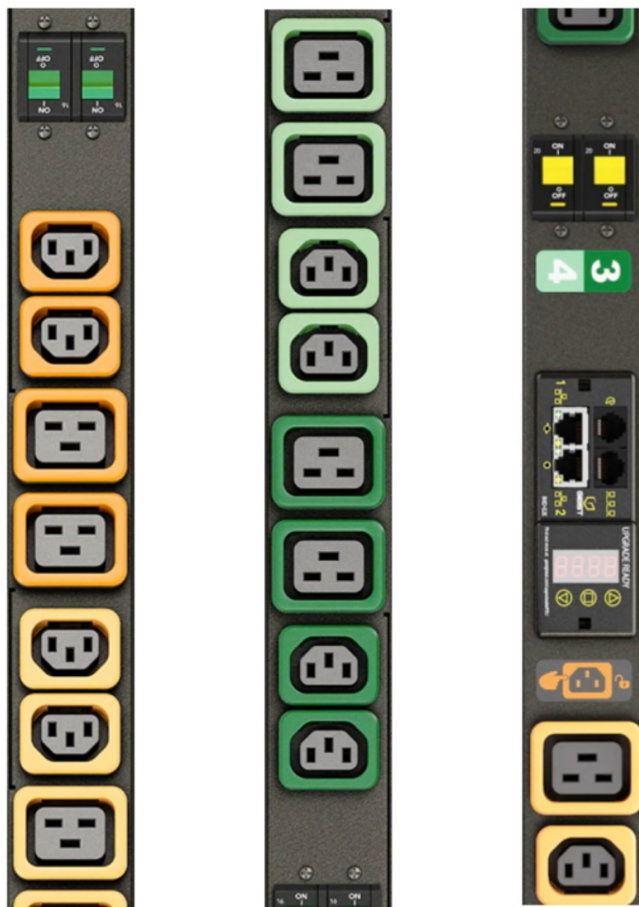


图 1-7 Vertiv Geist™ PDU 接口示意图

Figure 1-7 Interface Of Vertiv Geist™ PDU

添加或删除模块，同时提供了全面的电源管理功能和环境监测功能，包括电源监控、控制、故障排除以及温湿度监控。如图 1-8 所示，由于该系统面向大型存储集群，难以将该系统应用于小型化、集成化的分布式存储集群。

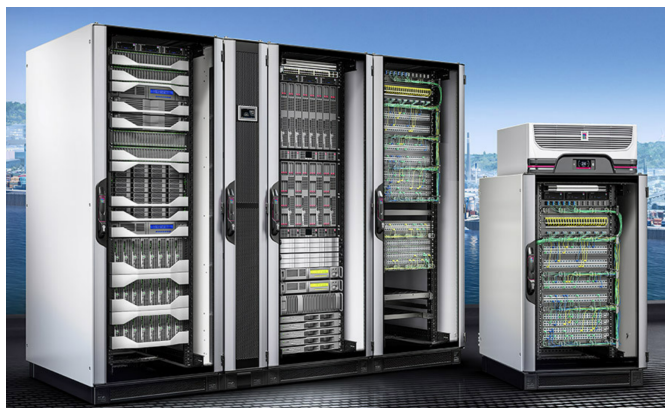


图 1-8 Rittal The RiMatrix 电源管理系统

Figure 1-8 Rittal The RiMatrix Power Management System

综上所述，目前集成化电源管理系统领域缺乏针对低功耗 SBC 存储集群的集成化电源控制方案，本文针对该问题提出了面向 21CMA 存储集群的集成电源控制系统，实现了针对 21CMA 存储集群的电源供应与控制方案，同时利用 3D 打印技术将集群集成化到 4U 标准服务器机箱，实现了控制的智能化与系统的集成化。

1.3.3 研究内容

根据当前国内外研究，仅存在针对 x86 架构的传统存储服务器集群的成熟硬件集成和电源管理方案，但是低功耗分布式并行存储系统需要为直流弱电的存储服务器集群提供稳定的供电方案，这是一种全新的供电需求。

因此，本课题基于低功耗分布式存储系统存在的问题对集成化电源控制系统进行规划设计，方案由集成化电源控制系统硬件电路设计、集成化电源控制系统下位机程序设计以及远程控制上位机软件设计三部分组成，系统构成如图 1-9 所示。

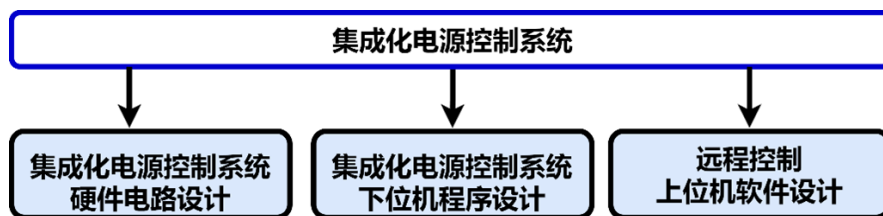


图 1-9 集成化电源控制系统结构图

Figure 1-9 Integrated Power Control System Structure Diagram

低功耗分布式存储系统的一个存储节点由一块 ARM SBC 和一块大容量硬盘组成，共有多个服务器节点组成一个集群。各节点之间独立性强，通过交换机

互联，难以进行集中供电与管理，本课题旨在为所有节点和系统内其他设备(如交换机和散热器等)提供一个集成化、自动化、智能化的电源管理方案，为这些设备提供稳定的电源，实现对系统设备电源的统一管理和智能控制，同时支持本地、远程两种电源控制方式；需要与现有的 BeeGFS 分布式文件存储软件配合，实现节点级电源开关控制，并通过软硬件两种方式实现整个设备的开关机。

针对电源控制方案的总体架构进行拆分和模块化设计，主要分为系统主控模块和节点电源控制模块两个部分，系统主控模块负责设备上电唤醒、电源监控和控制功能、系统内其他设备的开关控制和外部通信功能。节点电源管理模块主要负责实现电压转换功能和对集群进行节点粒度的电源开关控制功能。

首先根据总体设计方案，对系统主控模块和节点电源管理模块进行关键的硬件电路设计，包括电路原理图设计，以及按照原理图绘制按照 PCB 电路板，完成系统主控模块与节点电源管理模块的 PCB 电路板的设计与生产。

根据硬件设计，完成下位机软件开发。系统主控模块负责接收外界指令，并通过 CAN 总线发送控制信号以管理各存储服务器节点的电源。节点电源管理模块依据从 CAN 总线接收到的主控模块发出的指令来控制各节点的电源开关，并周期性地监测每个节点的电源状态，通过 CAN 总线向系统主控模块报告状态。这两个模块的协同工作确保了控制指令的及时执行和节点状态的实时监控，形成了一个高效的控制闭环。

考虑到对远程控制与集成管理的需求，本项研究开发了一套远程控制的上位机，用于管理整个集成化系统。该上位机系统包括一个基于 QT 的图形化界面和一个用于节点控制的串口上位机，这使得节点的电源监控与控制、机箱的环境状况和散热器的管理均可以远程操作实现。

在实现集成化电源控制系统的基础上，针对原型机体积过大，系统中各组成部分空间布局较为分散，需要对其进行小型化封装，实现工业化集成。考虑低功耗分布式存储系统由多个独立的存储节点构成，在运输、部署、维护等方面存在诸多不便，本课题通过 3D 建模与 3D 打印技术，为存储节点设计了限位器，使其多达 24 个存储节点可以被集成进标准的 4U 服务器机箱内，使其可以被部署到标准服务器机房。预计经过改良后的分布式存储系统设备，不仅能够满足 21CMA 的存储需求，还能够满足其他具有类似存储需求的终端设备的需求，最终提供一个高可用的低功耗分布式存储解决方案。

1.4 文章结构

本文由七个章节组成。

第一章为绪论部分，主要介绍了本课题的研究背景。SKA 脉冲星搜寻预研项目具有重要的意义，在对 21CMA 升级改造使其具备脉冲星搜寻功能时，面临着大数据流的存储问题。基于 ARM 架构的低功耗分布式并行存储系统概念的提出，贴合了实际应用场景，满足了 21CMA 对低功耗低成本大规模分布式并行存

储的需求。但是该存储系统架构在硬件集成、电源管理与智能控制方面缺乏成熟的解决方案，自此引出本课题的主要研究内容。

第二章介绍了存储服务器的集成化电源控制方案设计。首先对系统进行了电源需求分析，根据需求，提出了系统供电方案的总体架构设计。电源控制系统的硬件组成部分主要包括系统主控模块和节点电源管理模块，第二章分别详细介绍了系统主控模块和节点电源管理模块的芯片选型、系统板间通信协议的选型以及控制通信协议的选型。

第三章介绍了集成化电源控制系统的硬件设计。首先对系统主控模块的各个电路模块的硬件电路设计进行介绍和说明，然后重点介绍了节点电源管理模块中的 DCDC 降压模块，最后介绍了 PCB 版图的设计和经过加工制造后得到的硬件电路板实物。

第四章介绍了集成化电源控制系统的下位机程序设计。通过系统主控模块程序总体设计、外部指令处理程序设计、节点电源状态控制程序设计、非阻塞按键控制程序设计、传感器控制程序设计、散热器控制程序设计以及交换机电源与 PS-ON 信号控制程序设计这几个方面对系统主控模块的程序设计进行了介绍。最后介绍了节点电源管理模块的程序设计。

第五章介绍了集成化电源控制系统的远程控制软件设计。节点电源管理模块支持本地与远程两种电源控制模式，在本地模式下，存储集群的主控节点通过串口通信使系统主控模块来管理集群中每一服务器节点的电源开关；在远程控制模式下，采用 TCP 协议实现网络的远程电源管理，允许用户通过 PC 上的网络控制程序进行操作，从而实现无人值守的维护。

第六章介绍了系统集成与系统测试。通过 3D 打印技术设计限位器与结构件，将存储节点与集成化电源控制系统集成到标准 4U 服务器机箱中，实现存储集群的集成化与智能化控制。通过对系统各组成部分进行测试，证明系统可以实现高效可靠的系统控制与电源供应，实现了设计目标。

第七章介绍了该课题的总结与展望。

第2章 集成化电源控制系统需求分析与方案设计

低功耗分布式并行存储系统作为 21CMA 数据接收后端的核心数据缓存系统，通过将 BeeGFS 分布式文件系统部署在由 ARM SBC 组成的集群上来实现原型机的构建，这种设计方式综合了 BeeGFS 文件系统和 ARM SBC 硬件的优点，在实现高效并行的存储的前提下，降低了存储设备运行所占的功耗，大大节约了项目经费预算。为了满足目前原型机对可靠电源管理方案的需求，本章将详细阐述如何设计并实现一个针对低功耗分布式并行存储系统的可靠电源管理方案。首先，将对系统内各设备的用电需求进行分析，并选择适当的外部供电方案。随后，本章将重点介绍电源控制系统的核心模块——系统主控模块和节点电源管理模块的设计。接着，本章将对集成化电源控制系统硬件电路的主控芯片进行选型，并对系统内部板间通信协议和外部控制协议进行分析与选择。最后，基于前面的模块设计以及芯片和通信协议的选型，完成了对集成化电源控制系统的整体架构设计。本章为后续的集成化电源控制系统硬件设计、下位机固件程序设计和上位机控制软件设计提供整体的设计方案。

2.1 系统供电需求分析与设计

针对低功耗分布式并行存储系统目前所面临的缺乏匹配供电方案、集成度低、体积大、可携带性差等一系列问题，本课题提出了集成化电源控制系统。

首先要为机箱内的所有设备提供集成化的电源供应，然后需要设计一套成熟可靠的电源控制与管理方案。一套完整的存储系统硬件主要包含的所有设备以及各设备对电源的需求 (WesternDigital, 2021; Geerling, 2020) 如下表 2-1 所示。

表 2-1 存储系统各设备的电源需求

Table 2-1 Power Requirements For Each Device In Storage System

设备名称	数量	AC/DC	电压 (V)	运行功耗 (W)
HDD	24	DC	12	7.0
RaspberryPi4B	24	DC	5	5.1
DC1202512BH	3	DC	12	3.6
DC802512BH	2	DC	12	3.36
H3C 万兆交换机	1	AC	220	

电源方案要求为机箱内包括 24 个由树莓派 4B 和 20TB 大容量机械硬盘构成的存储节点、内置交换机、两种型号的散热器在内的所有设备，提供集成化的电源管理方案。在考虑冗余的情况下，其中存储服务器集群需要 $6.4\text{W} \times 24 = 153.6\text{W}$ 的直流电源；硬盘组需要 $7\text{W} \times 24 = 168\text{W}$ 的直流电源；散热器需要 $3.6\text{W} \times 3 + 3.36\text{W} \times 2$ 共 17.52W 的直流电源；内部交换机需要外部 220V 市电。共计需要 339.12W 的电源供应。

2.1.1 外部供电方案选择

ATX(Advanced Technology Extended) 标准，是一种由 Intel 公司在 1995 年公布的 PC 主板结构规范。ATX 电源为在该标准下的计算机系统提供工作电源，它的作用是把外部 220V 交流市电转换为计算机的各个组成部分所使用的 5V, 12V, 24V 的直流电源。ATX 电源除了为主板供电之外还要为计算机系统中的其他设备供电，所以常见的 ATX 电源的接口除了包含 20 针或 24 针的供电接头外，还包含 4 针的 12V 主板供电插头；4 针 12V、5V 硬盘、光驱供电插头；4 针软驱供电插头；6 针或 8 针的显卡供电插头；6 针的辅助供电针插头；8 针的 CPU 供电插头；15 针 SATA 设备供电插头等 (Intel, 1998)。按照 Intel 所定义的电源规范，可以利用线材颜色来区分各个针脚的电压和用途。本系统用到的 ATX 电源的供电接口和引脚定义如图 2-1 以及表 2-2、表 2-3、表 2-4 所示。

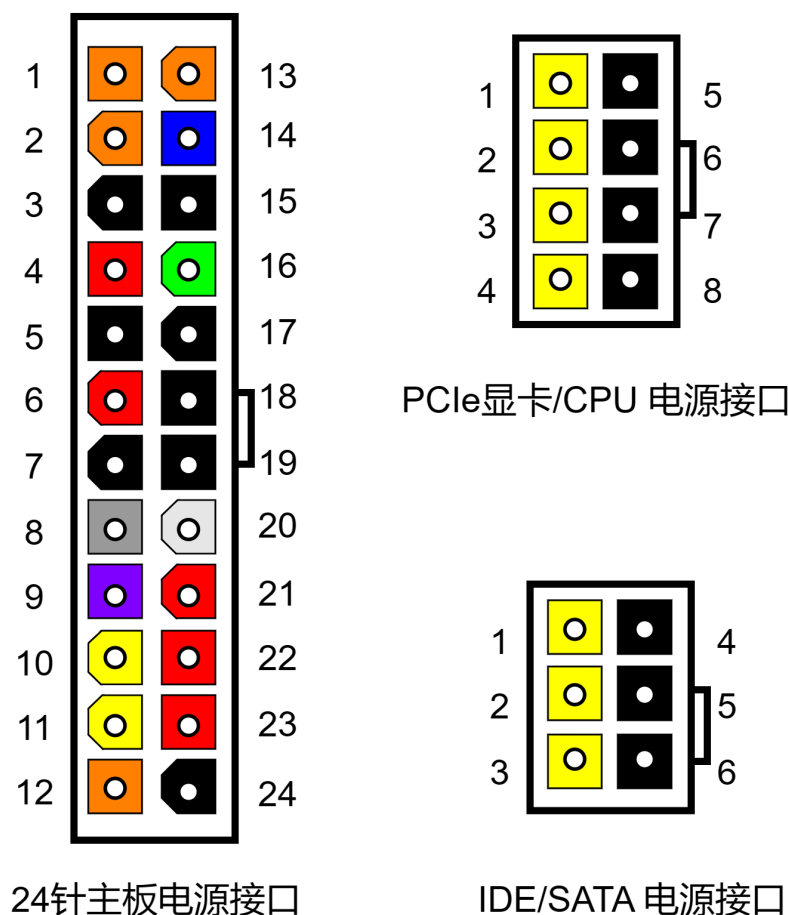


图 2-1 ATX 电源接口

Figure 2-1 ATX Power Supply Interface

ATX 电源的主要特点是，它不采用传统的市电开关来控制电源开启和关闭，而是采用表 1 中的 9 号引脚 +5VSB 和 16 号引脚 PS-ON 来实现电源的开启和关闭。其中 +5VSB 可以在系统其他供电接口全都关闭的状态下，提供 5V 的待机电源，基于这一点，在整个计算机系统的其他设备全部断电的情况下，该引脚会

表 2-2 24 针主板电源接口定义

Table 2-2 24-Pin Motherboard Power Interface Definition

引脚编号	引脚名称	颜色	功能描述
1	+3.3V	橙	提供 +3.3V 电源
2	+3.3V	橙	提供 +3.3V 电源
3	COM	黑	地线
4	+5V	红	提供 +5V 电源
5	COM	黑	地线
6	+5V	红	提供 +5V 电源
7	COM	黑	地线
8	PWR_OK	灰	指示电源正常工作
9	+5VSB	紫	提供 +5V 待机电源，供电源启动电路使用
10	+12V	黄	提供 +12V 电源
11	+12V	黄	提供 +12V 电源
12	+3.3V	橙	提供 +3.3V 电源
13	+3.3V	橙	提供 +3.3V 电源
14	-12V	蓝	提供 -12V 电源
15	COM	黑	地线
16	/PS_ON	绿	电源启动信号，低电平电源开启，高电平电源关闭
17	COM	黑	地线
18	COM	黑	地线
19	COM	黑	地线
20	-5V	白	提供 -5V 电源
21	+5V	红	提供 +5V 电源
22	+5V	红	提供 +5V 电源
23	+5V	红	提供 +5V 电源
24	COM	黑	地线

表 2-3 PCIe 显卡/CPU 电源接口定义

Table 2-3 PCIe Graphics Card/CPU Power Interface Definition

引脚编号	引脚名称	颜色	功能描述
1	+12V	黄	提供 +12V 电源
2	+12V	黄	提供 +12V 电源
3	+12V	黄	提供 +12V 电源
4	+12V	黄	提供 +12V 电源
5	COM	黑	地线
6	COM	黑	地线
7	COM	黑	地线
8	COM	黑	地线

表 2-4 IDE/SATA 板电源接口定义

Table 2-4 IDE/SATA Board Power Interface Definition

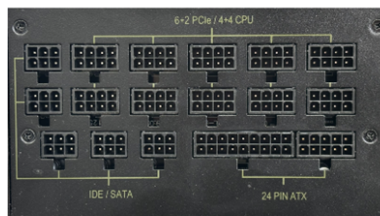
引脚编号	引脚名称	颜色	功能描述
1	+12V	黄	提供 +12V 电源
2	+12V	黄	提供 +12V 电源
3	+12V	黄	提供 +12V 电源
4	COM	黑	地线
5	COM	黑	地线
6	COM	黑	地线

持续提供 5V 的待机电源，以供启动电路使用，由此实现唤醒 ATX 电源，从而实现系统开机。因此电源控制系统可以通过控制 16 号引脚 PS-ON 信号电平的变化，来控制整个电源的开启和关闭。

为了满足当前大量存储节点的集成化供电需求，同时考虑到后期实验中可能扩充存储节点以及控制系统电路功耗的需有冗余，本课题选择长城巨龙品牌型号为 GW-EP2000BL 的 ATX 标准服务器电源作为外部供电电源。该电源的外观和其所能提供的供电接口如图 2-2 所示。



电源实物图



电源背板

图 2-2 GW-EP2000BL 电源与其供电接口

Figure 2-2 GW-EP2000BL Power Supply and Its Power Interfaces

由 GW-EP2000BL 电源的规格书输入输出规格如下表 2-5 所示，电源可提供 1 路 5V 输出、1 路 3.3V 输出和 11 路 12V 输出，其额定输出功率为 2000W。该 ATX 电源可靠性优秀，保护电路完善，可以满足系统的外部供电需求。

2.1.2 电源控制系统的功能模块设计

为了满足大量存储节点的集成化供电需求，采用 2000W 标准 ATX 服务器电源作为外部电源。该 ATX 电源可以输出 5V 待机电源与 3V、5V 和 12V 直流电源，其中 5V 待机电源长期可用，在系统其他电源输出全部关闭的情况下依然保持。但是 5V 待机电源功率受限，额定功率仅有 15W。其他的 3.3V、5V 和 12V 输出电源，仅在 PS-ON 下拉以使系统上电后才有输出。

表 2-5 GW-EPS2000BL 直流电源输出规格

Table 2-5 GW-EPS2000BL DC Power Supply Output Specifications

输出电压	额定电流	输出电压	额定电流
+5V	30A	+12V7	25A
+5VSB	3A	+12V8	25A
+3.3V	30A	+12V9	25A
+12V1	25A	+12V10	25A
+12V2	25A	+12V11	25A
+12V3	25A	-12V	
+12V4	25A	P.G.	
+12V5	25A	PS-ON	
+12V6	25A		

通过对系统供电需求的分析，可以知道，系统中存在大量的存储节点，每个存储节点分别由机械硬盘和存储节点服务器组成，其中需要为存储节点服务器提供稳定的 5V3A 电源，需要为硬盘组和散热器提供 12V 电源。ATX 电源上 12V 电源可以直接为散热器、硬盘组供电，而其原本所输出 5V 电源的额定电流仅有 30A，难以满足大量存储节点服务器的用电需求，需要设计电压转换电路，将数量充足的 12V 电源输出转换为 5V 电源，以满足存储节点服务器的大量用电需求。

根据需求分析，对电源控制方案的总体架构进行拆分和模块化设计。为保证系统正常运行，必须考虑以下几个关键点：首先，要确保 +5VSB 提供的待机电源能够承载主控电路的功耗；其次，在设备关机状态下，需要实现对整个系统的唤醒功能；最后，需要为 24 个节点服务器提供 24 路稳定的 5V3A 电源，并对这些电源的状态进行有效管理。

存储集群由众多的服务器节点构成，这些节点的电源接口在空间上具有复杂性，并且机箱内的空间有限，需要对电路板上的供电接口进行更好的结构设计来节约空间。因此，单一的硬件电路板难以满足复杂电源接口的空间布局需求。为了实现更好的可拓展性，该系统需要满足后续不同的存储需求，需要实现动态增加或减少存储服务器节点数量的功能，并对集群节点的电源进行模块化的管理和组装。

为了实现这些功能，本课题采用了模块化的设计思路，将系统的两个主要功能：主控功能和电源管理功能进行了隔离。基于“低耦合高内聚”的设计理念，本课题将这两个功能模块分别设计成两个独立的硬件平台，并集成到两块 PCB 单板上。系统主控模块负责所有系统级的控制、管理和通信功能；而节点电源管理模块则专注于实现对六个节点服务器的电源管理功能。这样的设计使得系统更易于调试、维护、拓展和重用。

综上所述，本电源管理系统分为两个部分：系统主控模块和节点电源管理模块。系统主控模块负责设备上电唤醒、电源监控和控制功能、系统设备电源控制

和外部通信功能。节点电源管理模块主要负责实现电压转换功能和对集群进行节点粒度的电源开关控制功能。

详细的电源控制系统功能模块框图如图 2-3 所示。

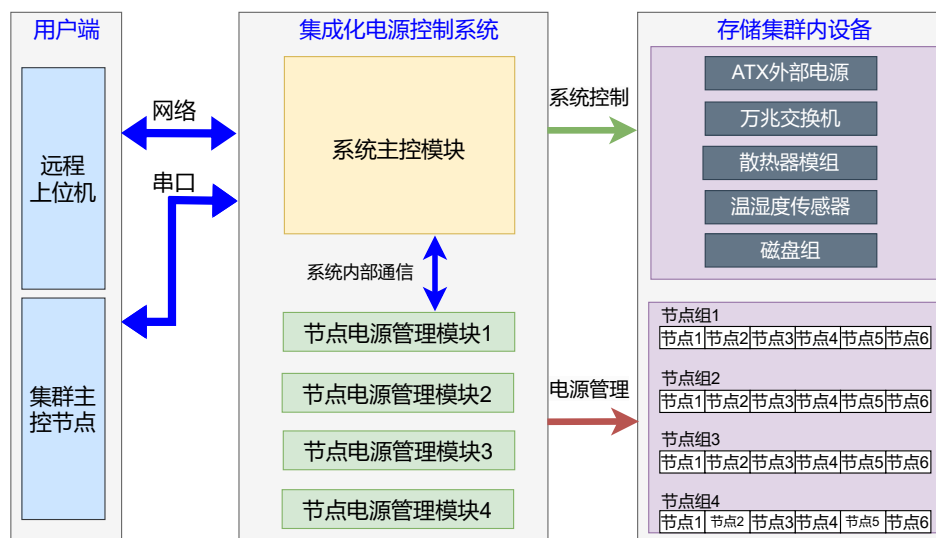


图 2-3 电源控制系统功能模块框图

Figure 2-3 Power Control System Functional Module Block Diagram

系统主控模块负责整个系统的开关机。当系统电源处于关闭状态下时，可以依靠 +5VSB 为系统的系统主控模块提供 5V 的待机电源，这样可以确保系统主控模块能够在系统关机的情况下实现对系统电源的开关控制，系统主控模块可以通过对 ATX24 针主板接口中的 16 引脚 PS-ON 信号置 0，在电源关机状态下对系统进行唤醒，控制其他直流电源的开启；可以通过对 PS-ON 信号置 1 来终止 ATX 电源输出其他直流电源，由此可以实现整个存储系统的开关机。

系统主控模块除了实现分布式存储设备系统级别的开关机之外，还需要控制整个系统，并作为系统的通信桥梁。下面将对系统主控模块的功能进行列举。

- (1) 控制系统开关机；
- (2) 控制某一存储节点服务器开关机；
- (3) 获取某一存储节点服务的状态；
- (4) 控制系统内部交换机的开关机；
- (5) 控制散热器开关；
- (6) 获取机箱内部的环境状态，并根据环境状态自适应调节散热器强度；
- (7) 和外部的用户端上位机软件通信，接收来自用户端上位机软件的控制指令，执行用户在上位机软件中的操作，并向上位机传输系统的节点状态、环境状态。
- (8) 和存储集群中的主控节点通信，接受来自存储集群主控节点的控制指令，并向存储集群主控节点传输系统的节点状态、环境状态。

节点电源管理模块的主要功能是将 ATX 电源输出的 1 路 12V 的直流电源转换成多路 5V3A 的稳定可靠电源, 为存储节点供电。根据前面的分析, 本课题将存储服务器集群节点分组进行管理, 一组分为六个节点。因此, 每个节点电源管理模块负责为 6 个存储服务器节点提供 6 路稳定的 5V3A 直流电源, 与此同时, 还要和系统主控模块及时通信, 执行系统主控模块对节点电源的开关命令, 并向系统主控模块汇报每个节点电源的开关状态和情况。

2.2 电源控制硬件系统控制芯片选型

在整个系统中, 系统主控模块和节点电源管理模块的微控制单元 (Microcontroller Unit, MCU) 是整个系统的核心控制部分。

在系统主控模块中, MCU 不仅要实现系统的远程开关机操作、控制系统中所有设备的开关情况, 还要和外部远程上位机、集群主控节点进行通信, 接收并执行来自上位机和主控节点的控制指令, 以及去调度节点电源管理模块完成相应的指令, 并获取各个节点的状态数据。在节点电源管理模块中, MCU 需要控制每一路输出的直流电源按照指令开关, 获取每一路电源的状态, 并及时响应总线上的系统主控模块的命令以及反馈节点的状态。因此, 为这两个模块选择一款灵活可靠, 高性能, 低成本, 贴合需求的 MCU 至关重要。

目前行业内常见且被广泛应用于各种工业控制场景的单片机大致分为如下几类:

Intel 公司推出的经典 8 位微控制器——8051 系列单片机。8051 单片机具有丰富的外设资源, 如定时器、串口通信、中断控制器等, 适用于各种简单的控制应用。8051 系列单片机在处理能力和存储容量方面相对有限, 但其简单易用、低成本、低功耗的特点特性, 使其得以应用于广泛的领域 (Calcutt 等, 2003)。然而, 由于其较低的性能和存储容量, 无法处理复杂的任务和大规模的系统。

Atmel 公司推出的基于 Harvard 架构的 8 位微控制器——AVR 单片机。它具有良好的性能和低功耗特性, 适用于各种嵌入式系统和物联网设备。AVR 单片机内置了丰富的外设模块, 如定时器、串口通信接口等, 以满足不同应用的需求 (Barrett (2010)。然而, 由于其为 8 位架构, 存储容量和处理能力相对有限, 不太适合处理复杂的任务。

德州仪器公司推出的低功耗、高性能的 16 位微控制器——MSP430 系列单片机。它具有较高的性能和较低的功耗, 适用于需要长时间运行的电池供电系统。MPS430 单片机内置了丰富的外设模块, 并支持低功耗模式, 适用于各种电池供电系统 (Davies, 2008)。然而, 由于其为 16 位架构, 相比于 32 位单片机, 在处理复杂任务时可能会受到一定限制。

意法半导体公司基于 ARM Cortex-M3 为核心推出的 32 位高性能微控制器——stm32 系列的单片机。它们具有强大的处理能力、丰富的外设资源和大容量存储器, 适用于各种复杂的控制和处理任务。STM32 系列单片机支持广泛的通

信接口和外设模块，如 SPI、I2C、USART 等，能够满足多种应用的需求。此外，STM32 系列单片机还具有良好的软件支持和开发工具链，使得开发过程更加便捷 (Deng 等, 2020)。然而，相比于 8 位和 16 位单片机，32 位单片机的功耗可能相对较高。

与 8 位微控制器 8051 系列单片机和 AVR 系列单片机相比，STM32 的运算速度大约是 8 位单片机的几十倍，而且其丰富内外设资源远高于操作较为简单的 8 位单片机。与 MSP430 系列单片机相比，在处理运算时，STM32 的速度略快于 MSP430，在做浮点运算时，速度远远快于 MSP430，在需要复杂运算的环境中，STM32 系列单片机占有极大优势，速度不可同日而语。

这四种被广泛应用的单片机系列中的常见型号芯片的性能参数对比如表 2-6 所示。

表 2-6 常见单片机型号芯片的性能参数对比

Table 2-6 Comparison of Performance Parameters of Common MCU Models

单片机系列	AT89C51	ATmega16	MSP430G2553	STM32F103RCT6
位数	8 位	8 位	16 位	32 位
最高频率	12Mhz	16Mhz	16Mhz	72Mhz
内部 flash	4KB	16KB	16KB	256KB
内部 RAM	128 字节	1KB	512 字节	48KB
模拟外设		10 位 ADC、8 位 DAC	8 位 ADC	12 位 ADC、2 个 12 位 DAC
数字外设	UART	UART、SPI、I2C	UART、SPI、I2C	UART、SPI、I2C、CAN
定时器	2 个 16 位定时器	1 个 16 位定时器、 2 个 8 位定时器	2 个 16 位定时器	8 个 16 位定时器

STM32 单片机具有更快的运算速度、更大的储存空间以及更丰富的内外设资源，能够满足复杂系统的需求。同时，STM32 系列单片机具有较低的功耗和良好的软件支持，能够提高系统的稳定性和可靠性。本系统需要同时运用多种通信协议、对反馈信号做出及时的处理以及快速的响应控制，在满足系统性能需求的同时还要实现模块化开发流程 (Parai 等, 2013)，出于对芯片性能、片上资源、外设、存储容量等方面的综合考虑，本系统选择 STM32F103RCT6 作为系统主控模块和节点电源管理模块的主控 MCU，芯片系统框图如图 2-4 所示。

STM32F103RCT6 主要由三部分组成：

- 内核部分 (Cortex-M3)：它通过内部的总线互连网络，将内核的各功能部件与核外的总线相连。
- 片上外设 (Peripheral Device)：STM32F103RCT6 片上外设丰富，根据其速率由高到低，分别有：片上存储设备 (Flash、SRAM)，各级总线，高速外设 (包括 DMA1&DMA2)，快速外设，慢速外设。
- 总线单元：STM32F103RCT6 上所有外设通过分层的总线结构连接起来，并与 CM3 内核一起构成一个系统的整体。

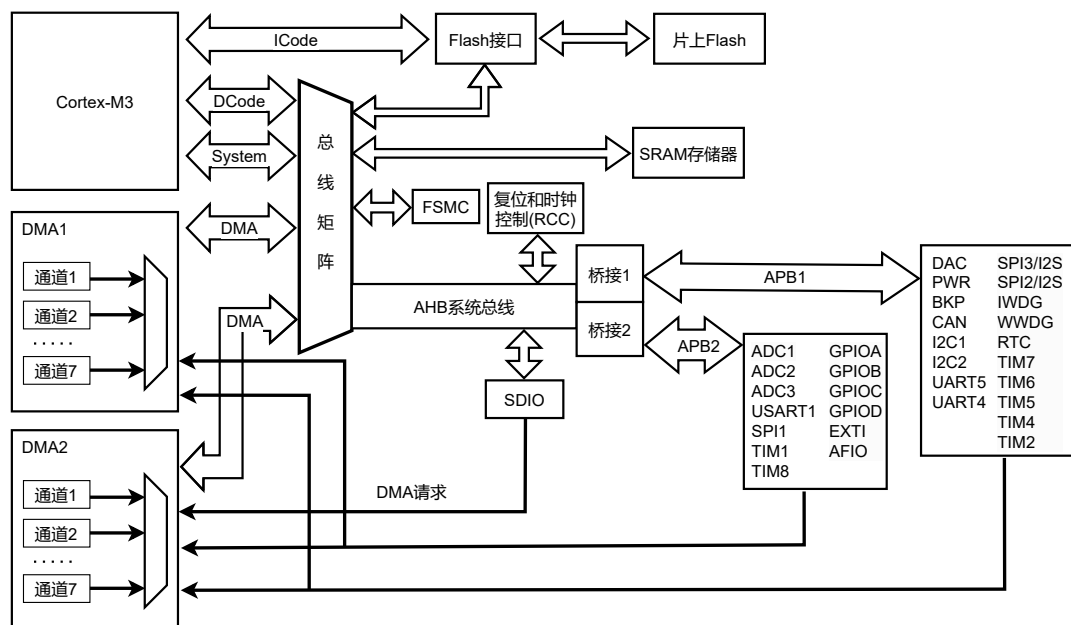


图 2-4 STM32F103RCT6 芯片系统框图

Figure 2-4 STM32F103RCT6 Chip System Block Diagram

连接在总线上的设备分为 8 个总线单元，其中包含 4 个驱动单元和 4 个被动单元。驱动单元包含：CM3 内核、D-Code 总线、系统总线以及 DMA1 和 DMA2 控制器。它们具有发起/撤销控制总线的能力。被动单元包含 4 个主动部件之外的所有外设，如片内 SRAM 和 Flash、FSMC、AHB-APH 桥及连接在其上的设备等。STM32F103RCT6 的核心外设包括片上 Flash 和 SRAM，程序的指令和数据都从它们而来，核心外设通过最快的 IBus、DBus 和 System 总线与 CM3 相连接。芯片的高速外设直接通过 AHB 总线与 CM3 相连的外设，包括 DMA1、DMA2、FSMC、RCC、SDIO 等。芯片的快速外设为通过 AHB-APB2 桥相连的外设，如 GPIOx、AFIP、TIMx、SPI、USART1 等。芯片的慢速外设包括通过 AHP-APB1 桥相连的外设，如 TIM2 ~ TIM7、I2Cx、IWDG/WWDG、RTC、SPIx 等。

STM32F103RCT6 芯片具有 64 引脚，是一款功能丰富的 32 位 MCU。它的主要特点包括：

- 高性能：可配置的时钟频率高达 72MHz，适用于处理复杂的任务和实时控制应用。
- 大容量存储器：内置 128KB 的闪存和 20KB 的静态 RAM (SRAM)，能够支持大型应用程序的存储和执行。
- 强大的外设：集成多个通用定时器、通用异步串行接口 (USART)、SPI 接口、I2C 接口、模拟数字转换器 (ADC) 等外设模块，满足各种应用的需求。
- 多路通道的 ADC：内置多个 ADC，可实现多路通道的数据采集，采样分辨率高达 12 位。
- 丰富的定时器：拥有 12 个 16 位定时器和 2 个 32 位定时器，定时器复用

引脚可配置 PWM 时序输出功能，适用于精确的定时控制。

- 大量的通用 I/O 端口：具有丰富的通用 I/O 端口，可配置实现数字 I/O 输入输出功能，满足系统的连接和控制需求。

- USB 通信功能：集成 USB OTG 控制器，支持 USB 通信，方便与外部设备进行数据交换和通信。

由于其丰富的片上资源和强大的性能，STM32F103RCT6 广泛应用于工业控制、智能家居、汽车电子、医疗设备、物联网设备等领域。对于系统主控模块而言，STM32F103RCT6 需要通过其多种通信接口（如 SPI、I2C、CAN）实现与系统内各个模块的通信，其充足的存储器容量足以运行系统调度的复杂程序，提供灵活的系统控制能力。对于节点电源管理模块而言，STM32F103RCT6 支持多种通信协议，使其可以方便地接入控制总线，接受系统主控模块的控制指令，实现对节点电源开关的管理和维护。在软件支持方面，STM32F103RCT6 拥有丰富的生态系统和软件工具，为系统开发提供了便利。

2.3 系统通讯协议选型

本节将介绍如何对系统内板间通信协议以及两种外部控制协议进行选型。

2.3.1 系统内板间通信协议选型

在系统主控模块与多个节点电源管理模块之间的系统内板间通信中，通信的稳定性对于存储系统的正常运行和数据安全至关重要。一旦存储节点突然断电，可能会导致存储集群的数据损坏，从而影响系统的可用性和数据完整性。为了确保系统的稳定运行和数据安全，必须采取有效措施保障系统主控模块与节点电源管理模块之间的通信稳定性。

在这种场景下，控制器局域网 (Controller Area Network, CAN) 总线协议显示出了明显的优越性。与其他通信协议相比，如同步串行通信接口 (Serial Peripheral Interface, SPI) 协议、通用串行总线 (Universal Serial Bus, USB) 协议和通用异步收发器 (Universal Asynchronous Receiver/Transmitter, UART) 协议，CAN 总线协议在多个方面具备显著的优势。首先，CAN 总线协议采用差分传输机制，能够有效地抵御电磁干扰，提高了通信的稳定性和可靠性。其次，CAN 总线协议支持多节点连接，使得在存储系统中能够轻松实现系统主控模块与多个节点电源管理模块之间的通信。此外，CAN 总线协议具备较高的传输速率，最高可达 1 Mb/s，从而满足了分布式存储系统对于快速数据传输的需求。另外，CAN 总线协议采用事件触发型通信方式，只有在有消息要发送时才会广播消息 (Di Natale, 2012)，有效减少了通信过程中的冗余信息，提高了通信效率。

在实际应用中，CAN 总线协议已经在许多领域得到广泛应用，特别是在汽车电子领域。其稳定性、可靠性和高效性使得它成为汽车电子控制系统中的首选通信协议 (Ge 等, 2021; Malathy 等, 2022; Kim 等, 2020; Elmadani 等, 2021)。在分布式存储系统的系统主控模块与节点电源管理模块之间的通信中，采用 CAN 总

线协议可以有效地保障通信的稳定性和可靠性，从而提高了系统的可用性和数据完整性。因此，在这一应用场景下使用 CAN 通信协议能够带来诸多好处，是一种理想的通信解决方案。

2.3.2 外部控制协议选型

系统主控模块需要通过与运行在同一局域网内工控机上的上位机软件进行通信，以此来接收上位机的指令，实现同一局域网内的用户端获取系统的温湿度、节点电源状态、散热器参数等信息，以及实现用户对系统的访问、控制和运维。硬件系统与上位机之间的通信协议可以根据不同的应用场景和需求选择。由于上位机通常运行在同一局域网内的工控机上，结合对远程控制的需求，要求系统响应尽可能稳定，故使用 TCP 协议作为系统主控模块和外部上位机间的通信协议。

TCP 协议是一种可靠的协议，它能够确保数据的可靠传输。在工控领域，稳定性和可靠性是至关重要的，任何数据传输的丢失或错误都可能导致系统运行异常或数据不准确，从而影响生产效率和设备安全。TCP 协议通过使用确认和重传机制来保证数据的可靠性，有效地避免了数据丢失或损坏的情况，保障了系统的稳定运行。TCP 协议支持双向通信，可以实现系统主控模块与上位机之间的全双工通信。这意味着系统主控模块可以及时向上位机发送状态信息、接收控制指令，并且上位机也可以实时获取系统的温湿度、节点电源状态、散热器参数等信息，实现对系统的全面监控和远程控制。这种双向通信能力对于工控领域的实时性要求非常重要。此外，TCP 协议作为上位机的通信协议，应用非常广泛，其通信稳定性和可靠性得到了广泛验证。

同时，系统主控模块还要作为下位机接收来自存储集群的主控节点服务器的控制命令，因此，系统主控模块需要与存储集群的主控节点服务器进行通信，配合已有的 BeeGFS 分布式存储运维管理系统，为软件中故障恢复模块提供物理接口，确存储集群中的主控节点服务器能够对集群中每一个服务器节点的电源开关进行控制。由于存储集群采用树莓派 4B 来作为存储集群中的服务器节点，在分布式文件系统的部署过程中，树莓派的网口已被占用，出于对数据稳定传输，便于系统调试和配置的考量，本课题选择串口通信作为系统主控模块和存储集群主控节点间的通信方式。串口通信提供了一种可靠的数据传输机制，能够确保数据的稳定传输。串口通信还便于系统调试和配置。通过串口，上位机可以发送调试信息、修改系统参数、更新固件等操作，从而方便对系统进行调试和管理。

综上所述，本系统选择 TCP 协议和串口协议作为外部控制协议。

2.4 系统总体架构设计

综合前文的需求分析、模块设计、主控芯片选型和通信协议选型。系统的电源控制方案整体的设计架构如图 2-5 所示。

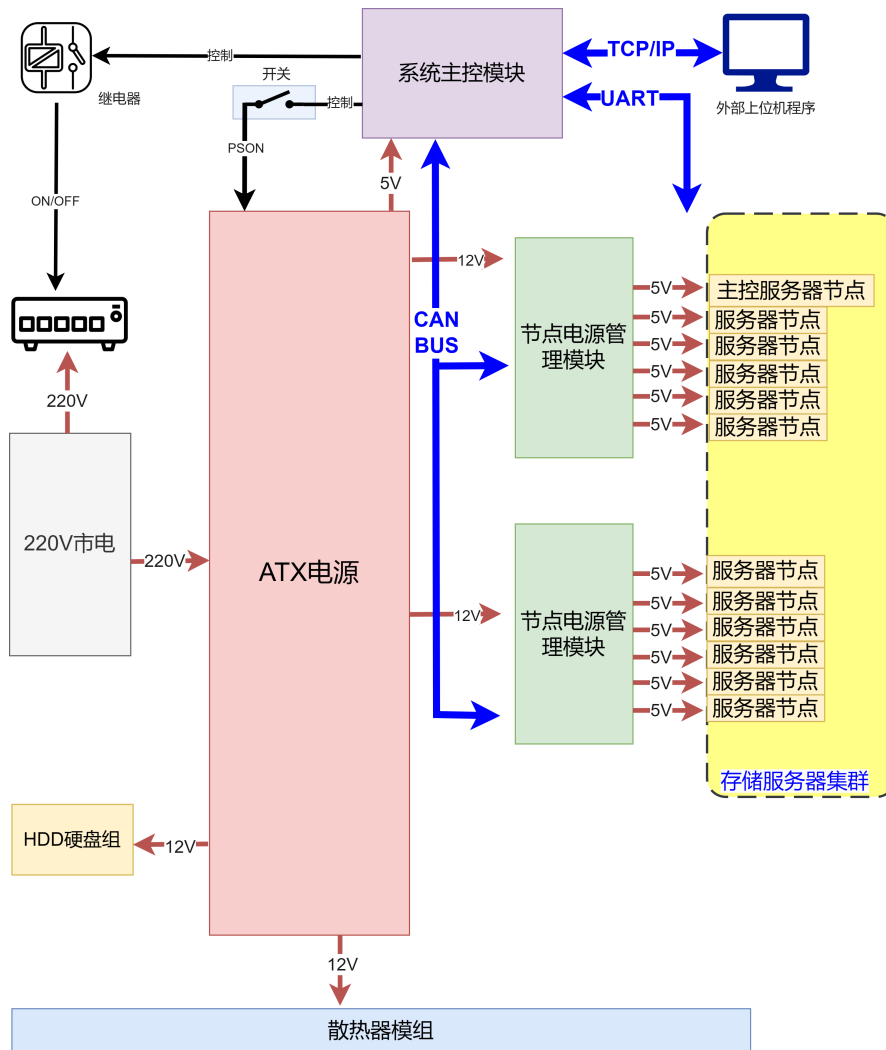


图 2-5 系统总体架构设计

Figure 2-5 Overall System Architecture Design

2.5 本章小结

本章分析了存储服务器系统的供电需求，选择了合适的 ATX 电源作为外部供电方案，并针对集成化电源控制硬件系统的不同功能，拆分成不同的模块进行模块化的设计，集成化电源控制硬件系统主要分为系统主控模块和节点电源控制模块。然后，对整个系统的核心控制单元进行选型，选择了 STM32F103RCT6 作为系统主控模块和节点电源管理模块的 MCU。最后，对系统的通讯协议进行选型，选择了 CAN 总线通信协议作为系统内板间通信协议，选择了 TCP/IP 网络协议以及串口协议作为外部控制协议。最终给出了集成化电源控制系统的整体设计方案。

第3章 集成化电源控制系统硬件设计

根据前文所设计的集成化电源控制系统的总体架构，本章将对集成化电源控制系统的硬件电路进行设计。其中系统主控模块和节点电源控制模块分别被设计为两个独立的硬件平台，集成到两块 PCB 电路板上。本章首先将介绍两个模块的各个电路部分的设计原理，然后对 PCB 电路板的设计与生产制造进行了介绍。本章设计的硬件电路板是运行电源管理与控制程序的平台，由此引出下一章集成化电源控制系统的固件程序设计。

3.1 系统主控模块硬件电路设计

系统主控模块的硬件电路主要由低压差线性稳压电源电路、W5500 网络通信电路、CH340G 串口通信电路、TJA1051CAN 通信电路、主控芯片 STM32F103RCT6 及其外围电路、SHT30 温湿度传感器电路和取电板电路组成。

系统主控模块的硬件原理框图如图 3-1 所示。本章将对系统主控模块的主要硬件电路进行介绍分析。

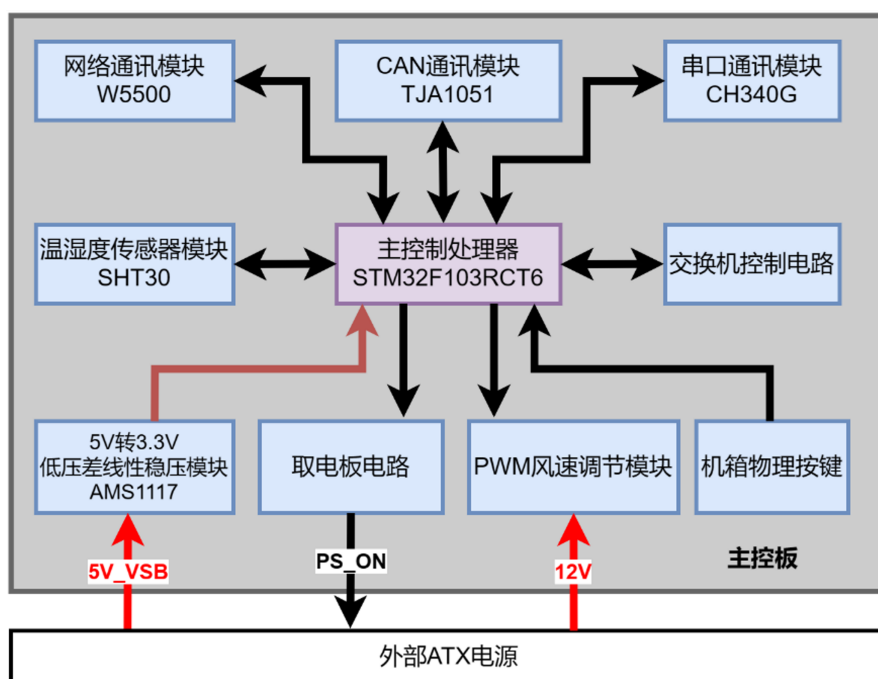


图 3-1 系统主控模块原理框图

Figure 3-1 System Main Control Module Schematic Diagram

系统主控模块通过串口通信接收来自存储集群主控节点的指令，并向其发送集群中每一个节点的硬开关状态；通过 W5500 网络通信模块和外部进行网络通信，接收来自上位机的指令，并向上位机软件提供目前系统中设备的状态；还

通过读取温湿度传感器所检测到的环境信息来根据实际情况自动调节机箱内散热器的强度。

基于远程控制与本地控制的需求,在电源控制方面,采用一主多从的控制方式,由系统主控模块接收来自外部的控制指令,并通过 CAN 总线,向与其挂载在同一总线上的其他节点电源管理模块发送所接受到的来自集群主控节点或者外部上位机软件的控制指令。节点电源管理模块会根据接收到的消息来对其输出的每一路电源进行打开或关闭。

3.1.1 主控芯片及其外围电路设计

(1) 主控芯片引脚分配

STM32F103RCT6 共有 64 个引脚,是一款中等容量的 MCU,具有丰富的 I/O 资源和多种通信接口,适用于各种复杂的应用场景 (Yang 等, 2021; Wang 等, 2020; Lu 等, 2022)。在对该芯片的引脚功能进行分配时,需要根据具体的应用需求,进行合理的引脚分配。首先考虑 MCU 内部固定功能的引脚,如 USB、I2C、USART 等专用功能引脚,这些引脚的功能通常无法更改,因此应该优先分配。同时,在不影响核心功能的前提下,尽量为一些引脚保留多功能性,以便于将来的扩展或重用。例如,一些 GPIO 引脚可用作额外的通信接口或外设控制。此外,在分配引脚时,要考虑到外部设备的接口需求和特性,确保引脚配置能够兼容并有效地支持外部设备。最后,在引脚分配时,还应考虑软件对引脚配置的支持程度。一些 MCU 支持引脚重映射功能,可以在软件中配置引脚的具体功能,这提供了额外的灵活性。

基于以上考虑,对 STM32F103RCT6 的引脚进行了合理的分配。SPI1 的端口 PA4、PA5、PA6、PA7 与 W5500 网络通讯模块四路串行接口 MISO、MOSI、SCSn 和 SCLK 相连相连接,PC4 和 W5500 网络通讯模块的中断输出引脚 INTn 相连,PC4 和该模块的重置引脚 RSTn 相连,以此实现快捷简便的嵌入式以太网方案。I2C2 端口的 SCL 引脚 PB10 和 SDA 引脚 PB11 分别于 SHT30 温湿度传感器模块的 SCL 和 SDA 引脚相连,以此实现对系统环境状态温湿度参数的准确监测。串口 1 的端口 PA9 和 PA10 和 CH340G 串口通信模块相连,在系统初试配置阶段,可以作为调试下载串口来烧录程序和进行仿真调试,也可以在系统稳定运行阶段,作为和存储集群主控节点的通讯接口,来接收主控节点对系统节点电源的控制指令。通过端口重映射,将 PB8 和 PB9 作为 TJA1051 CAN 通讯模块的通讯引脚,PC10 来作为控制 TJA1051 芯片功耗模式 CAN_STB 引脚的信号线,来将系统主控模块挂载到 CAN 总线上,和 CAN 总线上的其他节点电源管理模块以此实现 CAN 通信。选用定时器 TIM2 的 CH1 通道的端口 PA0 作为系统内散热器风扇的调速信号,以此来实现对系统内散热器强度的调节和自适应。选用定时器 TIM5 的 CH2 通道的端口 PA2 来读取用户按下机箱物理按键时的延迟时间,以此来实现设备的短按开机、长按开机的硬件开关操作。通过 PA8 来控制继电器模块的状态,以此来实现对系统内交换机的开关状态的控制。通过 PB12

来实现对取电板电路的控制，实现了 PSON 信号下拉至 GND 的程控操作，以此来实现外部 ATX 电源的启动与关闭。PC13 和 PC14 引脚，作为输入端口，连接 32.768KHz 的低速晶振，用于实时时钟（Real-Time Clock, RTC）模块。PD0 和 PD1 引脚作为输入端口，连接一枚 8Mhz 的高速晶振，作为系统时钟源。MCU 以及外围电路设计的电路图如图 3-2 所示。

为了提高电源的稳定性，减少由于电源线路中电流变化引起的电磁干扰和噪声，在芯片的 VBAT、VDD1、VDD2、VDD3、以及 VDD4 这 5 个电源引脚各连接一个容值为 100nF 的去耦电容。100nF 的去耦电容具有较低的等效串联电阻 (Equivalent Series Resistance, ESR) 和等效串联电感 (Equivalent Series Inductance, ESL)，这使得它们在遇到快速负载变化时能够迅速释放或吸收电荷，从而保证电源线路对负载变化的快速响应 (Bogatin, 2010)。在 PCB 设计中，将 100nF 的去耦电容放置在每个关键电源引脚附近，有助于实现更均匀的电源分布。这对于那些有多个电源引脚的大型集成电路尤为重要，可以确保每个部分都能获得稳定的电源供应。

芯片的引脚 VDDA 是模拟电源输入，用于供电给芯片内部的模拟电路部分。为了确保模拟电路的性能和准确性，需要提供一个干净、稳定的电源。连接到 VDDA 引脚的 10uH 电感 L2 和并联的 10uF 电解电容 C32 以及 100nF 电容 C33，提供了一个宽频带的滤波效果。L2 用于滤除来自电源线上的高频噪声。电感对高频信号呈现较高的阻抗，因此可以阻止高频噪声进入模拟电源。C32 主要负责滤除低频噪声和纹波，而 C33 则对高频噪声更为有效，这种电容组合能够确保从低频到高频的广泛噪声都被有效抑制。

为了确保系统的可靠性、稳定性和正确初始化，需要通过设计复位电路来提供一种硬件级别的方式来重新启动系统。当系统首次上电时，需要确保 MCU 和其他组件从一个已知的状态开始运行，通过手动复位，所有的寄存器、内存和硬件状态被设置到初始值，从而避免了软件错误和不确定的行为。在运行过程中，软件可能遇到错误或死锁状态，使系统无法正常工作。通过手动或自动触发复位，可以清除这些错误状态，恢复系统的正常运行。通过将芯片的复位引脚 NRST 和 GND 之间连接一个复位开关 SW2，以实现用户手动触发复位，重启 MCU。10k Ω 的 R48 充当上拉电阻，将 NRST 引脚默认拉高到 3.3V。当开关未按下时，NRST 引脚通过这个电阻与 3.3V 电源连接，保持在高电平状态，MCU 正常工作。当复位开关被按下时，10k Ω 电阻还起到限流的作用，防止短路电流过大，保护 MCU 的 NRST 引脚和开关本身。开关在操作时往往会产生抖动，即在短时间内多次快速开合，这可能导致微控制器收到多个复位信号，影响系统稳定性。100nF 的电容 C48 与 NRST 引脚和地之间并联，能够有效地滤除这种抖动，确保复位操作更加稳定可靠。此外，这个电容也有助于过滤掉可能引起意外复位的高频噪声。

(2) 选择芯片启动模式

对于 STM32F103RCT6，可以通过对引脚 BOOT0 和 BOOT1 的配置，来选择

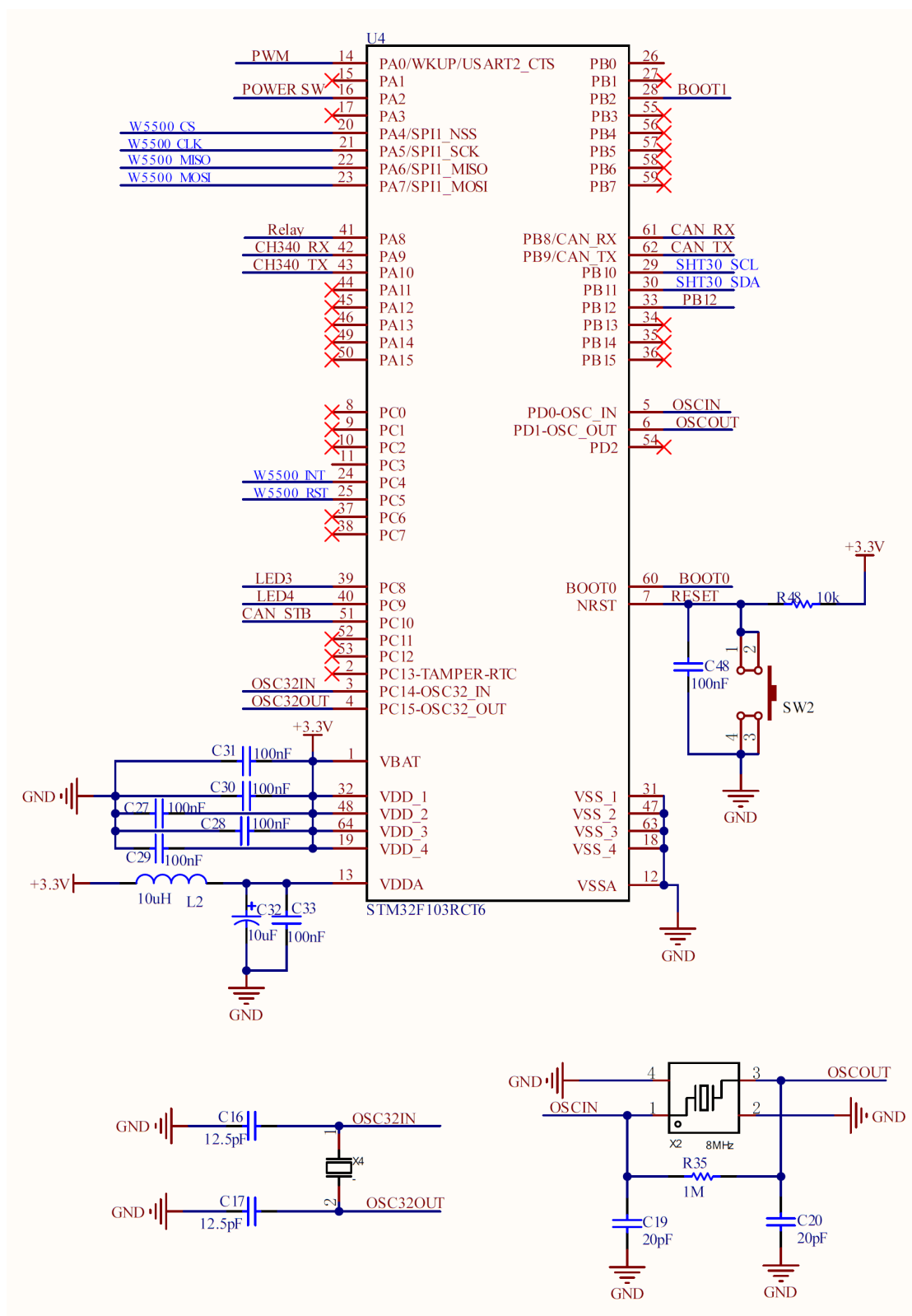


图 3-2 MCU 及其外围电路设计原理图

Figure 3-2 MCU and Its Peripheral Circuit Design Schematic

三种不同的启动模式。根据芯片手册，STM32F103RCT6 的三种不同启动模式如表 3-1所示。

表 3-1 STM32F103RCT6 的三种不同启动模式

Table 3-1 Three Different Startup Modes of STM32F103RCT6

BOOT0	BOOT1	启动模式	说明
0	X	flash	选择片上 flash 作为启动区域
1	0	系统存储器	选择系统存储器作为启动区域
1	1	内置 SRAM	选择内置 SRAM 作为启动区域

根据图 3-3所示的 BOOT 选择电路,可以使用跳线帽或者杜邦线,来对 BOOT0 和 BOOT1 电平的高低进行配置,以此对芯片复位后执行程序的启动区域进行配置。

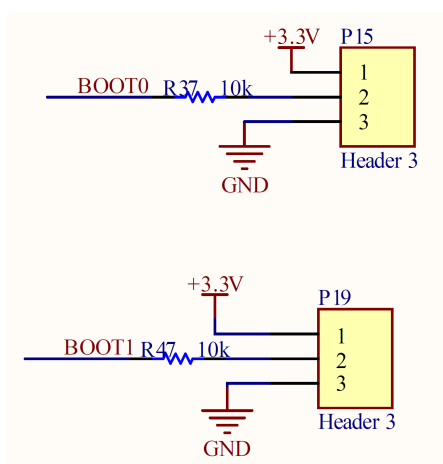


图 3-3 BOOT 选择原理图

Figure 3-3 BOOT Selection Schematic

(3) 外部晶振电路

MCU 需要一枚 8MHz 的外部高速晶振作为系统时钟源,该晶振为芯片提供了一个精确的时钟信号,该信号可以用作系统的主时钟或者通过内部时钟倍频器进行倍频,以达到更高的系统运行频率。32.768kHz 的低速外部晶振通常用于 RTC 和低功耗模式。32.768kHz 是一个非常标准的频率,因为 32768 正好是 2 的 15 次方,在这个频率下,一个简单的 15 级二进制分频器可以将信号分频到恰好 1Hz,这对于 RTC 模块非常有用,因为它可以直接提供秒级的时间基准,无需复杂的频率转换。与此同时,较低的运行频率意味着较低的能量消耗。对于许多依赖电池供电且需要长时间运行的设备(如手表、闹钟和其他便携设备),使用 32.768kHz 晶振的 RTC 模块是理想选择,因为它们可以在非常低的功耗下持续运行。

晶振电路如图 3-4所示。其中 X2 是 8MHz 的快速晶振, X4 是 32.768kHz 的慢速晶振。需要考虑 PCB 板上的寄生电容和 STM32F103RCT6 的引脚输入电容

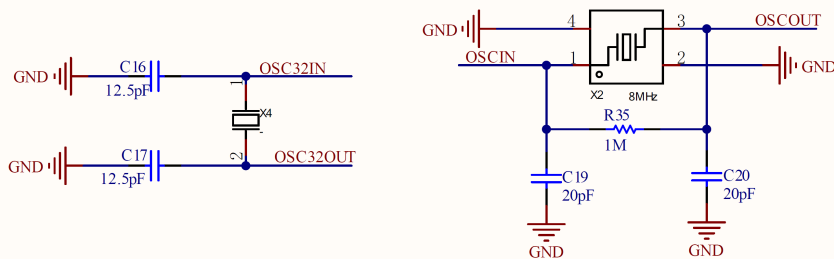


图 3-4 外部晶振电路

Figure 3-4 External Crystal Oscillator Circuit

(SENSIRION, 2019), 此处选择 X2 的外接电容 C19、C20 为 20pF, X2 的外接电容 C19、C20 为 12.5pF。

3.1.2 w5500 网络通讯模块电路设计

网络通讯模块作为连接硬件设备与远程上位机的桥梁, 网络通信的好坏直接与数据能否实时更新有着巨大的影响, 所以保证网络通信的稳定对于整个存储系统正常运行十分重要。

本系统选用了 W5500 芯片作为网络通讯模块的核心部件。W5500 是由 WIZ-net 公司生产的一款网络控制器芯片, 其内部集成了硬件 TCP/IP 协议栈, 可以作为物理层 (Port Physical Layer, PHY) 和数据链路层 (Media Access Control, MAC) 的解决方案, 可以直接与以太网通信。W5500 最多可以使用 8 个 SOCKET, 提供了全面的网络协议支持和高效的网络数据处理能力, 它被广泛应用于需要网络接入的嵌入式系统, 如物联网设备 (Wang 等, 2018; Dewi 等, 2018; Liu 等, 2017)、远程控制 (Livi 等, 2021) 与检测通信等。

W5500 以太网控制器的框架图如图 3-5 所示, W5500 内嵌 32KB 内存, 该内存被分成 16KB 发送缓存和 16KB 接收缓存区, 用于存储数据包。外部主机通过片内 SPI 接口与 W5500 进行通信, 寄存器管理器负责控制对芯片配置设置和状态寄存器的访问。W5500 硬件 TCP/IP 协议栈核心兼容不同协议, 具体如下:

- (1) TCP 和 UDP。
- (2) ICMP、ARP、IGMP 和 PPPoE。
- (3) IPv4、802.3。

Ethernet MAC 模块实现了 MAC 层的以太网协议, 包括载波监听冲突检测 (Carrier Sense Multiple Access with Collision Detection, CSMA/CD) 机制, 用于控制对网络媒体的访问。

SPI 总线是一种高速同步、全双工双向的串行总线接口。由于其简单易用, 速度可达 10 Mbps, 如今主流的微控制器都集成有 SPI 接口。为了实现通信, 使用 SPI 接口进行通信的主设备和从设备之间需要通过 4 根信号线相连, 分别是:

- MOSI (Master Out Slave In, 主设备出、从设备入): 由主设备向从设备传

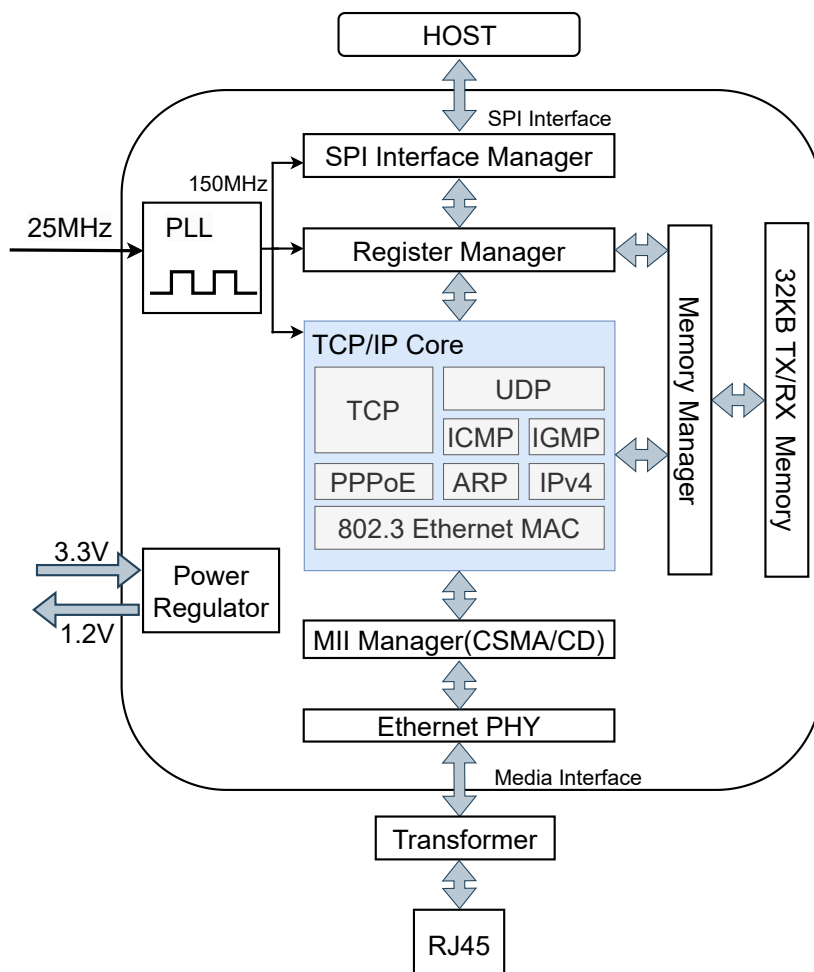


图 3-5 W5500 以太网控制器的框架图

Figure 3-5 W5500 Ethernet Controller Framework Diagram

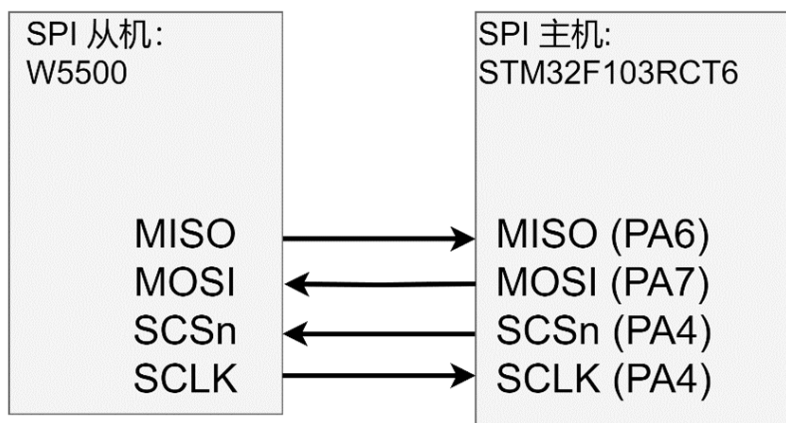


图 3-6 W5500 与 MCU 引脚连接对应关系图

Figure 3-6 W5500 to MCU Pin Connection Correspondence Diagram

网络通信性能,减少高频噪声对模拟电路的影响,该模块对地作了区分模拟地 AGND 和数字地 GND 的处理,两个地通过 0 欧电阻 R27 相连,以确保在系统中只有一个共同的地,并减少地环路和电磁干扰,维护信号的完整性。

W5500 芯片的外部时钟输入输出引脚 XI/CLKIN 和 XO 外接 25MHz 晶振 X1 用于提供准确的时钟信号。这个稳定的时钟信号确保了以太网通信中数据包的同步和正确时序,以及在发送和接收数据时的准确速率控制。

W5500 的 SPI 通信引脚 W5500_MOSI、W5500_MISO、W5500_CLK、W5500_CS 分别与 MCU 的引脚 PA4、PA5、PA6、PA7 相连接,其工作在可变数据长度模式中,作为 SPI 从机工作。W5500 的中断输出引脚 INTn 和 MCU 的 PC4 相连,外部中断通过 INTn 连接 MCU 实现中断方式的握手。W5500 的重置引脚 RSTn 和 MCU 的 PC5 相连,RSTn 信号低电平有效,当 RSTn 引脚为低电平时 W5500 将重置。通过电阻 R13 将 RSTn 上拉为高电平,默认状态下,RSTn 引脚处于未使能状态,当需要对 W5500 模块重启时只需将 PC5 输出低电平,这样 MCU 可以通过控制 PC5 引脚的高低电平来控制 W5500 重置。

W5500 通过 PMODE0、PMODE1、PMODE2 引脚来设置 PHY 工作模式模式 (WIZnet, 2013)。本设计中通过 3 个 10k Ω 的上拉电阻 R4、R8、R10 将三个引脚全部拉高,启动自动协商模式,由此使得 W5500 能够与网络中的其他设备沟通并协商最适合双方的连接速率和通信模式(全双工或半双工)。

W5500 与 RJ45 网络端子 HR911105A 通过差分对信号 RXP、RXN、TXP 和 TXN 通信,为了对差分信号进行输出与输入阻抗匹配,这两对差分线在走线时需要做到尽量平行且等长。网口内部集成了隔离变压器以确保网络连接的物理隔离,这在一定程度上节省了 PCB 设计时的空间。且其自带 ACTLED 和 LINKLED 黄绿两个信号灯,绿色常亮表示连接成功,黄色闪烁表示数据正在传输。同时,该接口的金属封装可以在一定程度上抑制高速通信过程中的电磁干扰问题,保证信号的稳定传输。

3.1.3 CAN 收发器模块电路设计

根据上文的需求分析与整体框架设计,本设计选用 CAN 总线协议作为系统主控模块与多个节点电源管理模块之间的系统内板间通信协议。CAN 总线允许多个设备之间进行相互通信,在本设计中,一个主控模块与多个节点电源管理模块共同连接在 CAN 总线上,各模块与总线通过螺钉式接线端子连接,当系统需要进行横向扩展时,可以通过向 CAN 总线上连接更多节点电源管理模块的方式进行扩容。

CAN 控制器和 CAN 收发器是确保 CAN 总线协议正常运行的两个核心组件,它们有着各自独特的功能和责任。CAN 控制器主要负责实现 CAN 通信标准中定义的数据链路层和部分物理层的功能。CAN 收发器则是一个物理层的设备,它负责将由 CAN 控制器生成的数字信号转换成适合在物理媒介(如双绞线)上传输的模拟信号,并在接收端将模拟信号转换回数字信号。在 CAN 通信系统中,

控制器和收发器通常协同工作：控制器处理数据的打包、发送、接收和解包，而收发器负责将这些数据在实际的物理网络中有效传输。

在许多现代微控制器中，如 STM32 系列，CAN 控制器已经是内置的硬件特性，但通常需要外部接一个 CAN 收发器来完成整个通信链路。这样的设计使得微控制器可以灵活地应用于各种不同的 CAN 网络环境中。系统主控模块与节点电源管理模块的 MCU 均选用 STM32F103RCT6 单片机，该芯片内置的 bxCAN 模块可实现 CAN 控制器功能。为实现将系统主控模块与多个节点电源管理模块正常挂载到 CAN 总线上，还需外接一个 CAN 收发器来构成完整的 CAN 通信链路。CAN 收发器的选型关系到 CAN 总线协议的信号传输稳定与可靠性，TJA1051 是一款由 NXP Semiconductors 生产的高速 CAN 收发器芯片，支持高达 1 Mbps 的数据传输速率，适用于高速 CAN 应用。本设计选用 TJA1051 作为 CAN 收发器，接于 MCU 与物理总线之间。整个集成化电源控制系统的 CAN 总线的结构如 3-8 所示。

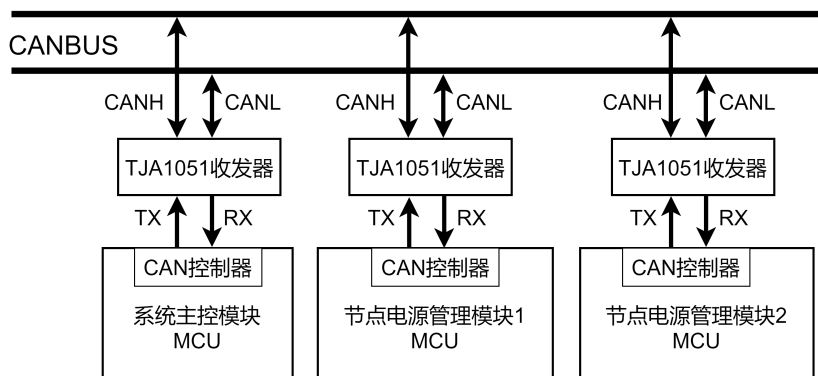


图 3-8 CAN 总线结构图

Figure 3-8 CAN Bus Structure Diagram

TJA1051 具备优异的电磁兼容特性，内置热关断和电源负载波动保护管理功能，确保芯片在异常条件下不会损坏，并且其具有智能待机模式，使其能在不接收或发送数据时自动降低功耗，有效延长系统电源寿命。TJA1051 非常适合用于任何需要可靠数据传输的 CAN 网络系统，其具体的引脚定义如表 3-2 所示。

集成化电源控制系统的 CAN 收发器电路原理图如图 3-9 所示。

TJA1051 芯片的 VCC 电源输入引脚需要 5V 的电源，VIOI/O 电平适配器引脚需要 3.3V 电源，均有系统主控模块的板载公共电源来提供。其中 TJA1051 的数据发送引脚 TXD 与 MCU 的 PB9 相连，该引脚在使用时被重映射为 CAN_TX 功能。TJA1051 的数据接收引脚 RXD 与 MCU 的 PB8 连接，该引脚在使用时被重映射为 CAN_RX 功能。TJA1051 的静默模式控制引脚 S 与 MCU 的 PC10 连接，由于该引脚是高电平使能，本设计通过 5.1kΩ 的下拉电阻 R68 确保 S 引脚默认为低电平状态，确保了在系统启动时或 IO 引脚未配置前，TJA1051 不会意外地进入待机模式。

表 3-2 TJA1051 芯片引脚定义

Table 3-2 The Definition of TJA1051 Chip Pin

引脚名称	引脚序号	功能
TXD	1	发送数据输入端
GND	2	地端
VCC	3	电源
RXD	4	接收数据输出端，读取来自总线的数据
VIO	5	I/O 电平适配器的电源电压
CANL	6	CAN 总线低位数据线
CANH	7	CAN 总线高位数据线
S	8	静默模式控制输入

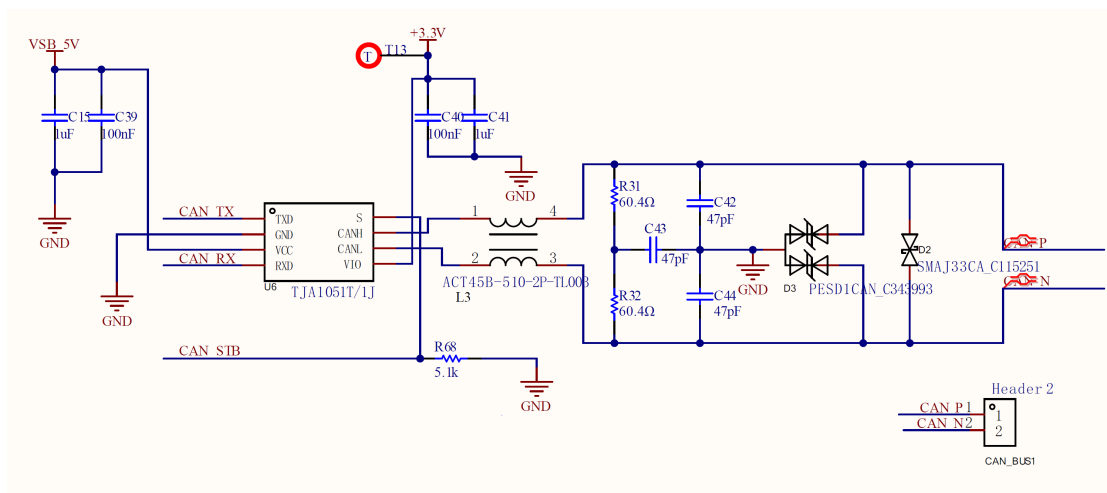


图 3-9 CAN 收发器模块电路原理图

Figure 3-9 CAN Transceiver Module Circuit Schematic

在 TJA1051 的 CANH 和 CANL 引脚分别与 CAN 物理总线的高位数据线和低位数据线相连接,从而实现数据的传输。为了确保通信过程中的信号完整性并降低外界干扰, CANH 和 CANL 信号通过 4532 型双向共模滤波器 L3 进行处理。L3 能有效滤除信号线上的共模信号干扰,并抑制信号线本身对外发出的电磁干扰,从而优化了数据传输的质量与可靠性。此外,为了增强系统对静电放电(ESD)的防护能力, CAN 通信线路特别集成了 PESD1CAN 二极管 D3。PESD1CAN 二极管具有极低的电容值,这一特性使得它在不显著影响信号完整性的前提下,有效地抵御外部静电干扰,保护通信线路免受静电放电的损害。针对瞬态电压尖峰的防护,本设计采用了 SMAJ33CA 型瞬态电压抑制(TVS)二极管 D2。该 TVS 二极管能在极短的时间内响应电压尖峰事件,如电源浪涌或雷击,并迅速将过量电压钳制在安全水平之下。通过这些综合性的防护策略,不仅提升了 CAN 通信的抗干扰能力,还极大地增强了系统的可靠性和稳健性,符合高性能工业应用的严格要求。这些设计细节在实现高效可靠的数据传输中起到了关键作用,确保了整个通信系统的高性能和稳定性。

3.1.4 温湿度传感器模块电路设计

为了保障分布式存储服务器能够正常工作并发挥较好的性能,系统内各需要充分散热,集成化电源控制系统需要时刻监控机箱内的环境状态,以便于检测系统是否出现局部过热的异常现象,以及通过对环境温度的读取来根据温度自动反馈调节散热器强度。在本课题中,选用 Sensirion 公司生产的 SHT30 数字温湿度传感器来进行环境监测。SHT30 传感器因其高精度、高稳定性和低能耗的特点,非常适合用于复杂环境的温湿度监测(Kaewwongsri 等, 2020; Wei 等, 2022; Bowman 等, 2020; Vilcherrez 等, 2021)。该传感器支持 2.4 至 5.5 伏的宽电压供电,通过 I2C 接口与外部设备进行通信,能够以高速进行数据传输。SHT30 的湿度测量精度为 $\pm 2\%$ RH, 温度测量精度 $\pm 0.3^{\circ}\text{C}$, 提供高达 0.01% RH 和 0.01 $^{\circ}\text{C}$ 的分辨率(STMicroelectronics, 2018)。SHT30 小尺寸低能耗的特点使其便于广泛部署,其长期漂移小、稳定性强的特点对于需要连续监测的应用场景十分重要,因而在物联网(IoT)和智能建筑等领域得以广泛的应用。温湿度传感器模块电路设计原理图如图 3-10 所示。

本设计通过系统主控模块电路板上 3.3V 的公共电源为 SHT30 模块供电。SHT30 的串行数据信号引脚 SDA 和串行时钟信号引脚 SCL 分别于 MCU 的 I2C2 端口的 SCL 引脚 PB10 和 SDA 引脚 PB11 相连接,并分别接一个 10k 欧姆的上拉电阻以确保当总线空闲或者所有设备释放总线时,数据线 SDA 和时钟线 SCL 能够被拉到高电平状态。SHT30 的 ALERT 引脚通常用于提供某些特定条件触发的警报信号,例如温度或湿度超出预设阈值。本系统中不需要使用这种警报功能,这个引脚就不需要连接,可以直接悬空。连接 nRESET 到 VDD 可以保证在上电时提供一个稳定的高电平信号到复位引脚,这有助于确保设备在上电后正常复位,从而正确启动。电容 C3 和 C4 起到噪声过滤和去耦作用,在系统电源上电时的不稳定的阶段,这些电容通过平滑电源波动,帮助系统安全过渡到稳定

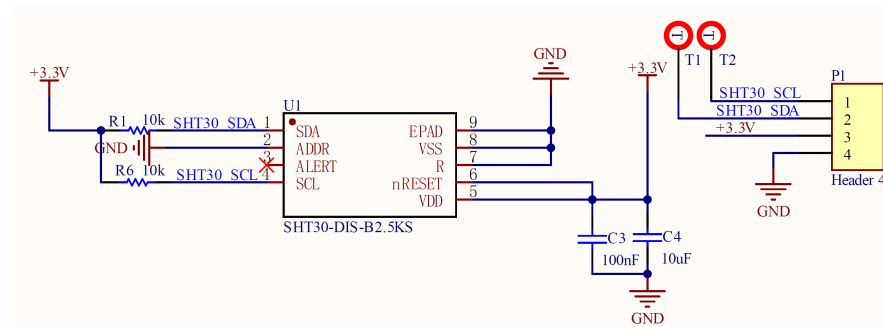


图 3-10 温湿度传感器模块电路原理图

Figure 3-10 Temperature and Humidity Sensor Module Circuit Schematic

工作状态。

3.1.5 串口通信与调试模块电路设计

串口通信电路在系统设计与程序开发期间可以作为程序的烧录串口，用来调试程序；在设备正常运行期间，集成化电源控制系统使用串口作为与存储集群主控节点的通讯接口，用来接收集群主控节点的控制指令。

本设计选用 USB 转串行接口芯片 CH340G 来实现该功能。CH340 系列芯片是一组高效的 USB 总线转接适配器，能够提供多种通信接口，包括串行、并行及 IrDA(WinChipHead, 2023)。CH340G 集成电路能够模拟标准的 MODEM 信号，实现在计算机上虚拟 UART 接口，或将 UART 设备转换为 USB 接口。当使用存储集群的主控节点服务器与集成化电源控制系统进行串口通信时，选择 CH340G 芯片作为串口转 USB 模块，在与存储集群服务器节点这类基于 Linux 系统的设备进行通信时是十分合理和适宜的。由于 Linux 内核已默认包含对 CH340 芯片的驱动支持，使得在存储集群服务器设备上不需要额外安装驱动程序，可以即插即用，这极大简化了系统配置和设置过程。

串口通信与调试模块设计的电路原理图如图 3-11 所示。

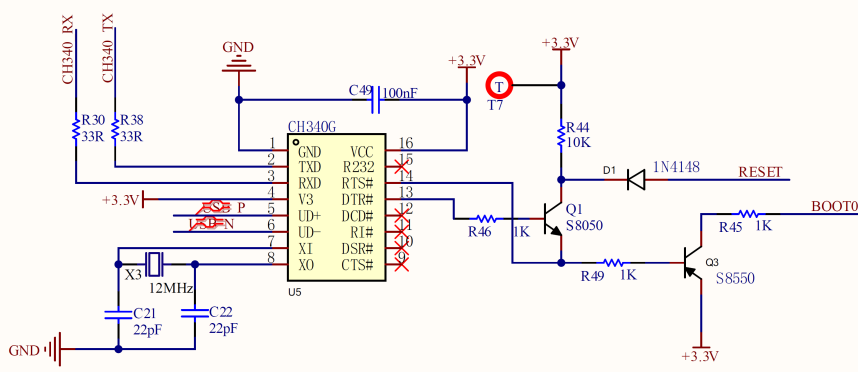


图 3-11 串口通信与调试模块设计的电路原理图

Figure 3-11 Serial Communication and Debugging Module Circuit Schematic

该电路通过系统主控模块电路板上 3.3V 的公共电源供电。U5 作为主要的

USB 转串口转换器，提供了标准的 RS232 串行通信。CH340G 的 RX 和 TX 引脚直接与 MCU 的串口 1 端口的 PA9 和 PA10 引脚相连用于数据的接收和发送。差分信号线 UD+ 和 UD- 构成了 USB 接口的差分数据对，用于传输高速数据，在连接到 Micro USB 接口时，UD+ 和 UD- 分别对应 Micro USB 接口的 D+ 和 D- 引脚。12MHz 的晶振 X3 为 CH340G 芯片提供了的时钟信号。LED1 和 LED6 通过限流电阻 R50 和 R51 连接到 CH340G 的 TXD 和 RXD 引脚作为串口连接的指示灯，用于显示串口数据传输的状态。采用 100nF 的电容 C49 用于电源线的去耦，以确保 CH340G 的供电稳。通过 S8550 晶体管 Q3 与 1k Ω 电阻 R46、R49 组成开关电路，当 Q3 导通，BOOT0 引脚通过 1k Ω 的电阻 R45 被拉高，此时 S8050 三极管 Q1 也会导通，STM32F103RCT6 的复位脚被拉低，即实现设置 BOOT 0 自动为 1，并且复位键按下。单片机此时会重启并且进入系统存储器模式，实现一键下载。

3.1.6 系统电源电路

(1) +5VSB 电源输入

在系统主控模块的硬件电路设计中，电源稳定性是确保其正常工作的前提条件。电源的波动不仅会引发硬件性能不稳定，还可能影响到系统整体的运行效率和可靠性。因此，在设计过程中必须充分考量各电路模块的电源需求，确保关键组件能够获得连续且稳定的电源供应，从而保障系统的稳定性。

为保证系统主控模块能够在任意时刻均保持待机状态，等待控制指令下达后唤醒整个系统，系统主控模块的电源由外部 ATX 电源 GW-EPS2000BL 的 24PIN 主板电源接口中的 +5VSB 来提供。ATX 电源 24PIN 接口的电路原理图如图 3-12 所示。

(2) 串口电源输入

针对系统开发时方便测试，还可以通过 USB 接口直接输入 5V 电源作为调试时使用的备用供电方式，该种电源输入方式的电路原理图如图 3-13 所示。

(3) 电源转换模块电路设计

通过对系统主控模块各个部分电路的主要芯片对电源的需求进行分析，可以得到系统主控模块中不同芯片对电源的电压需求如表 3-3 所示。

表 3-3 不同芯片对电源的电压需求

Table 3-3 Voltage Requirements of Different Chips for Power Supply

芯片型号	工作电压
STM32F103RCT6	3.3V
W5500	3.3V
TJA1051	3.3V、5V
SHT30	3.3V
CH340G	3.3V

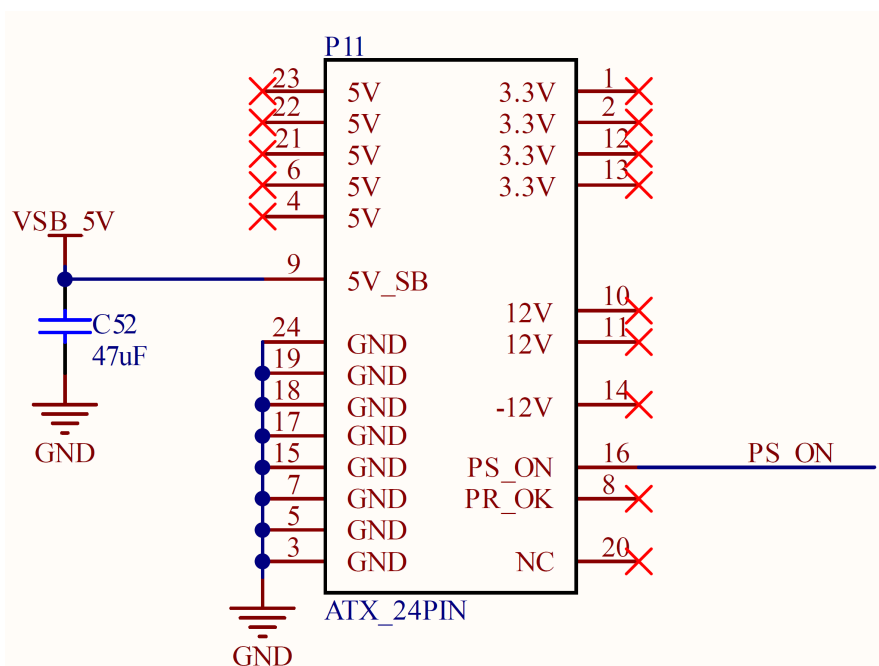


图 3-12 ATX 电源 24PIN 接口原理图

Figure 3-12 ATX Power Supply 24-PIN Interface Schematic

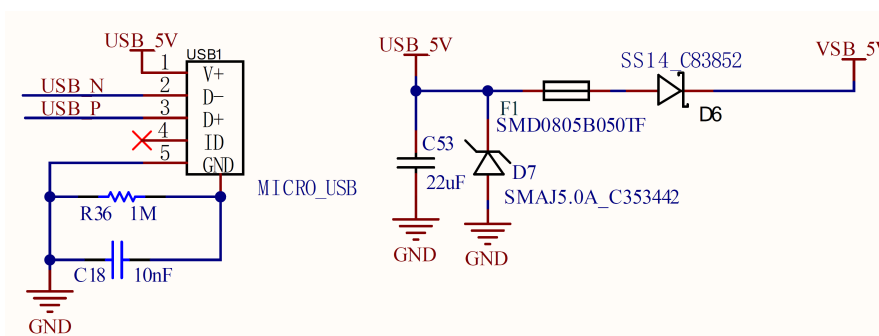


图 3-13 USB 接口原理图

Figure 3-13 USB Interface Schematic

由于 +5V_{SB} 提供的待机电源为以及调试时使用的串口输入电源均为 5V, 不能直接满足系统对电源的需求, 需要增加将 5V 转为 3.3V 的电源转换电路。本系统选择电源芯片 AMS1117-3.3, 来实现 5V 转换 3.3V 的电源要求。

AMS1117-3.3 是一款低压差线性稳压器, 专为将 5V 输入电压转换为 3.3V 输出电压而设计。AMS1117-3.3 输出电压的准确性高, 通常在 $\pm 1\%$ 范围内, 其可以提供高达 1A 的输出电流, 适用于低功耗应用。并且, 其内置过温保护功能和短路保护功能, 能够防止过热损坏并保护稳压器和下游电路。

基于 AMS1117-3.3 芯片的 5V 转 3.3V 电源转换模块电路原理图如图 3-14 所示。

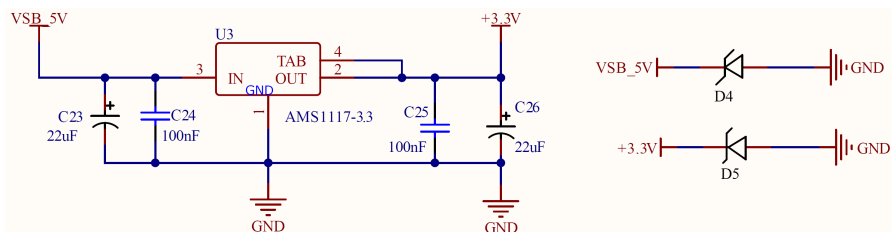


图 3-14 5V 转 3.3V 电源转换模块原理图

Figure 3-14 5V to 3.3V Power Conversion Module Schematic

输入端和输出端各自连接一个向地的瞬态电压抑制二极管 D4 和 D5, 主要是为了提供过电压保护。输入端和输出端都分别设计了 22 μ F 电解电容和 100nF 贴片电容的组合, 有助于减少稳压器输入和输出端的电压纹波, 并过滤高频噪声, 还能改善稳压器对负载变化的响应。当负载突然增加时, 电解电容提供所需的额外电流, 而 100nF 电容快速响应高频变化。输入和输出端电容的对称布局有助于确保在电压转换过程中电路两端的稳定性相匹配, 这可以确保输入的噪声不会通过稳压器传递到输出端, 同时也保护稳压器免受输出负载变化影响的输入电源噪声。

3.1.7 其他控制电路设计

(1) 交换机控制接口电路

系统中的交换机的工作电源为外部 220V 交流市电, 系统主控模块通过交换机控制接口连接继电器模块来对交换机的电源进行开关控制, 交换机接口电路原理图如图 3-15 所示。

该接口外接继电器模块, 通过 STM32F103RCT6 的 PA8 引脚作为控制引脚, 来对继电器的状态进行控制。继电器设置为低电平触发, 当 PA8 为低电平触发信号时, 继电器吸合, 公共端与常开端接通, 交换机上电而工作。

(2) 取电板电路

系统需要通过控制 ATX 24PIN 主板接口的第 16 引脚 PSON 下拉到地来使整个系统上电。取电板电路如图 3-16 所示。

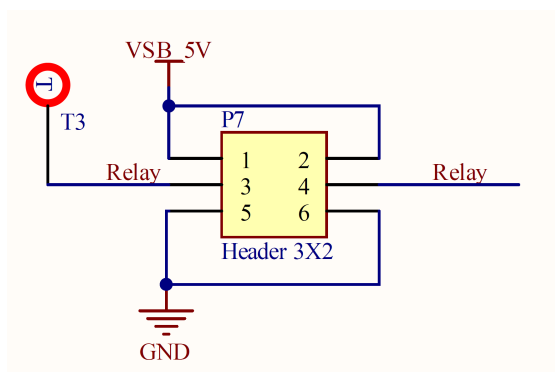


图 3-15 交换机接口电路原理图

Figure 3-15 Switch Interface Circuit Schematic

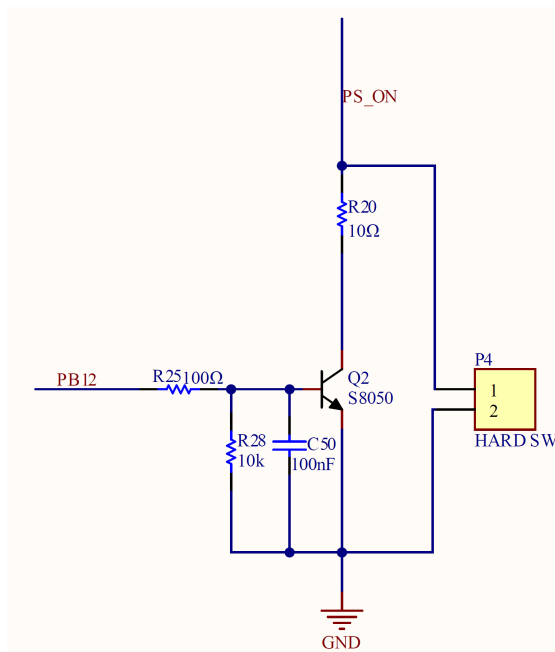


图 3-16 ATX 电源开关电路

Figure 3-16 ATX Power Switch Circuit Schematic

该功能通过一个简单的三极管开关电路来实现，其中通过 STM32F103RCT6 的 PB12 引脚输出高电平来实现对 PSON 信号下拉到 GND 的程序控制，以此来实现外部 ATX 电源的启动与关闭。同时可以在 P4 的引脚上连接跳线帽，以此将系统电源始终保持在打开的状态。

(3) 机箱物理按键

为了实现设备的短按开机、长按关机的硬件开关操作。需要将存储服务器机箱中如图 3-17 所示的硬件按键，连接到系统主控模块上的 GPIO 引脚上，利用定时器对按键按下的延迟时间进行判断。



图 3-17 机箱物理开关实物图

Figure 3-17 Chassis Physical Switch Circuit Schematic

机箱物理按键模块电路接口原理图如图 3-18 所示。该接口连接存储服务器机箱中的硬件案件，并与 STM32F103RCT6 的 PA2 引脚相连，以选用定时器 TIM5 的 CH2 通道的端口来读取用户按下机箱物理按键时的延迟时间，以此来实现设备的短按开机、长按开机的硬件开关操作。



图 3-18 物理按键模块接口电路原理图

Figure 3-18 Physical Button Module Interface Circuit Schematic

存储服务器系统中包含两组分别 3 个 DC1202512BH 散热器和 2 个 DC802512BH 散热器，两组散热器均需要 12V 的电源供电，且设计要求根据存储服务器的散热需求，对两组散热器进行手动调速，以及根据温湿度传感器采集到的机箱内环境参数，进行反馈调节转速，这需要通过调节两组散热器的 PWM 来调节转速。

两组散热器的电源及调速接口的电路原理图如图 3-19 所示。其中 P14 为来自机箱的 ATX 电源 CPU 接口的 12V 电源输入，用来给两组散热器提供 12V 的工作电源，其中 P2 为大 4pin 的电源接口，用于连接到 DC1202512BH 散热器模

组的电源, P3 为 DC1202512BH 散热器模组的 PWM 信号引出接口。P9 和 P10 分别为 2 个 DC802512BH 散热器的 12V 电源供电接口和 PWM 调速信号引出接口。其中 PWM 信号与系统主控模块的 MCU STM32F103RCT6 的 PA0 引脚相连, 选用该端口的定时器 TIM2 的 CH1 通道的端口作为系统内散热器风扇的调速信号。

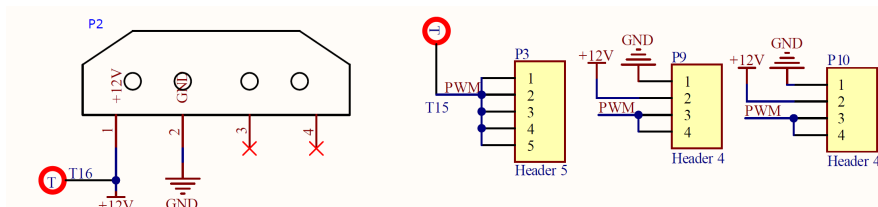


图 3-19 散热器电源及调速接口电路原理图

Figure 3-19 Radiator Power and Speed Control Interface Circuit Schematic

3.2 节点电源管理模块硬件电路设计

节点电源管理模块的硬件电路主要由 7 路 MP2236 12V 转 5VDCDC 压降模块、AMS1117 低压差线性稳压电源电路、主控芯片 STM32F103RCT6 及其外围电路、CH340G 串口通信电路、TJA1051 CAN 通信电路等组成。节点电源管理模块的硬件原理框图如图 3-20 所示。本章将对节点电源管理模块的主要硬件电路进行介绍分析。

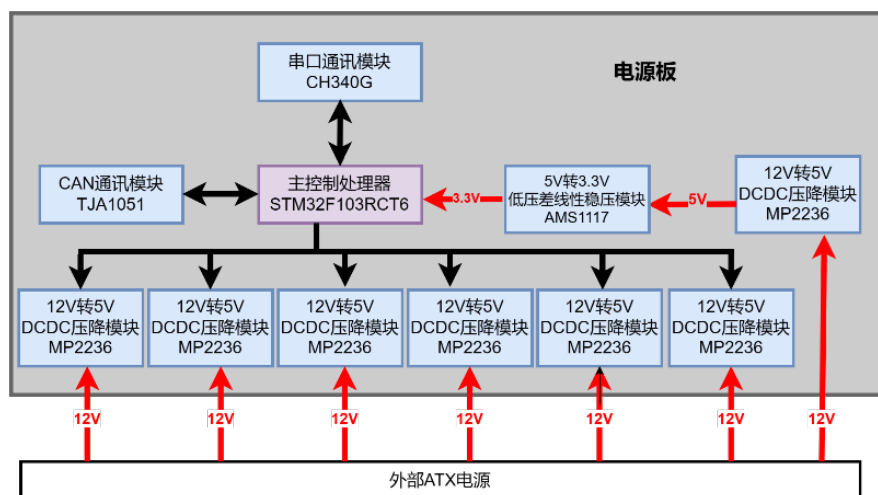


图 3-20 节点电源管理模块原理框图

Figure 3-20 Node Power Management Module Schematic Diagram

为提高开发效率和简化系统设计, 本课题采用了电路复用设计的策略。一旦某个电路设计被验证为有效, 它就可以在其他模块中被重复使用, 缩短了产品从设计到市场的周期, 同时也减轻了后期维护的负担。此外, 这种设计思想还有助于统一元件采购, 减少成本, 并提高了产品设计的一致性和可靠性。电路复用设计的方法特别适用于电源管理模块与系统主控模块中功能相同的部分电路, 如主

控芯片的外围电路、CAN 收发器通讯模块电路、串口通信与调试模块电路以及 5V 转 3.3V 电源转换电路等，这样有助于减少设计的冗余部分，优化了资源的使用。

3.2.1 DCDC 压降模块电路设计

节点电源管理模块的核心功能即为通过将外部 ATX 电源所提供的充足的 12V 电源转换成到存储节点可用 5V3A 电源，并接收系统主控模块的 CAN 总线控制指令，对各个存储节点的电源开关进行管理。这里使用 DCDC 电源转换芯片 MP2236GJ 作为压降芯片。根据 MP2236GJ 的芯片手册可知，当输入电压为 12V，负载电流大于 1A 的时候，电能的转化效率在 90% 以上，由此可见该芯片电能转化效率高、发热低，能够满足存储节点的供电需求。

DCDC 压降模块的电路原理图如图 3-21 可知。

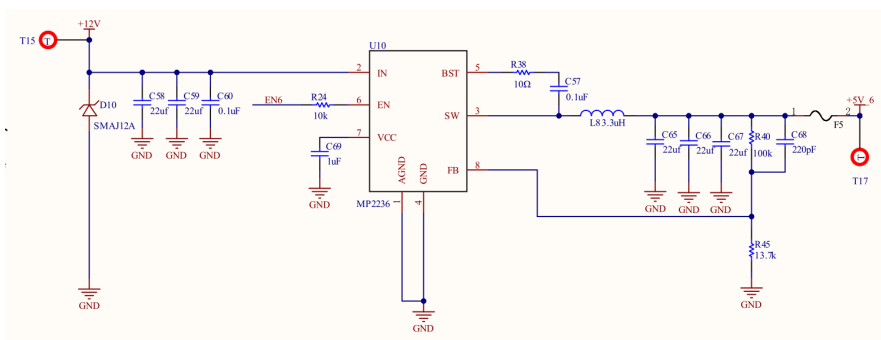


图 3-21 DCDC 压降模块的电路原理图

Figure 3-21 DCDC Step-Down Module Circuit Schematic

输入端通过 TVS 二极管 D11 用于抑制输入端可能产生的瞬态过电压，提供对电源浪涌的保护。由 MP2236GJ 芯片手册可知，可以通过设置外部电阻分压器来通过 FB 反馈引脚配置想要的输出电压，由公式 (3-1) 计算当输出电压为 5V 时，结合推荐常用反馈电阻值，R42 和 R47 的值为 100kΩ 和 13.7kΩ。

$$R2 = \frac{R1}{\frac{V_{OUT}}{0.6V} - 1} \quad (3-1)$$

电感 L3 的感值由公式 (3-2) 决定，其中 ΔI_L 是电感器纹波电流。

$$L_1 = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times \Delta I_L \times f_{OSC}} \quad (3-2)$$

设置电感纹波电流约为最大负载电流的 30%。最大电感峰值电流可以用公式 (3-3) 计算。

$$I_{L(MAX)} = I_{LOAD} + \frac{\Delta I_L}{2} \quad (3-3)$$

由公式 (3-2)和公式 (3-3)可得出, 电感 L_9 为 $3.3\mu\text{H}$ 。

由于 DCDC 降压芯片的输入电流不连续, 通过两个 $22\mu\text{F}$ 电容 C_{62} 、 C_{63} 作为输入端电容来保持直流输入电压的同时向转换器提供交流电流。这两个电容需要具备低等效串联电阻的特点, 这样在交流电路中的能量损耗会较小。同时通过 $0.1\mu\text{F}$ 的小电容 C_{64} 防止电路输入端的电源纹波过大。输出电容 C_{70} 、 C_{71} 、 C_{72} 也需要选择低等效串联电阻的电容来保持较低的输出电压纹波。

节点电源管理模块的 MCU 通过该模块上基于 TJA1051 CAN 收发器模块来接受 CAN 总线上来自系统主控模块的指令, 然后通过 MCU 的 GPIO 对压降芯片的使能引脚进行控制, 以此来调控各存储节点的电源开关。每块节点电源管理模块上, 有六路 DCDC 压降电路, 可以为存储服务器集群提供六路相互隔离, 功能独立的电源供应。

3.3 PCB 电路板的设计与生产制造

目前, 本系统的主控模块与节点电源管理模块已经完成 PCB 电路的设计与生产。

在进行 PCB 印刷电路板设计时, 考虑到其对整个电子系统性能的重要影响, 设计者必须遵循一系列的设计原则和注意事项, PCB 设计时的关键考虑因素包括:

(1) 设计需要对系统的电气性能的进行优化。要确保信号路径的完整性, 减少信号退化、串扰和反射等问题。必须为 IC 芯片和其他功率敏感的元件设计稳定的电源功率分配网络, 避免因电压纹波或噪声引起的性能问题, 并在关键元件附近使用适当的去耦电容, 以确保电源稳定。

(2) 需要对系统电路进行热管理。设计时要考虑热点分布, 并提供足够的散热途径, 对材料的选择和布局, 应考虑到温度变化引起的热膨胀。

(3) 元件的物理布局应符合功能模块化原则, 并考虑到生产和装配的便利性。确保 PCB 的机械设计符合最终产品的尺寸和机械稳定性要求。

(4) 要进行电磁兼容方面的考虑, 信号层应尽可能靠近地层或电源层, 以提供屏蔽效果。对于地平面和电源平面: 应使用连续的地平面和电源平面, 以减少电磁干扰。

(5) 在设计需要添加测试点, 以便在生产和维修过程中进行电路测试。

系统主控模块与节点电源管理模块的电路 PCB 版图如图 3-22和图 3-23所示。

经对元器件的合理选型并对 PCB 电路板进行生产与制造, 得到系统主控模块与节点电源管理模块的实物电路板如图 3-24与图 3-25所示。

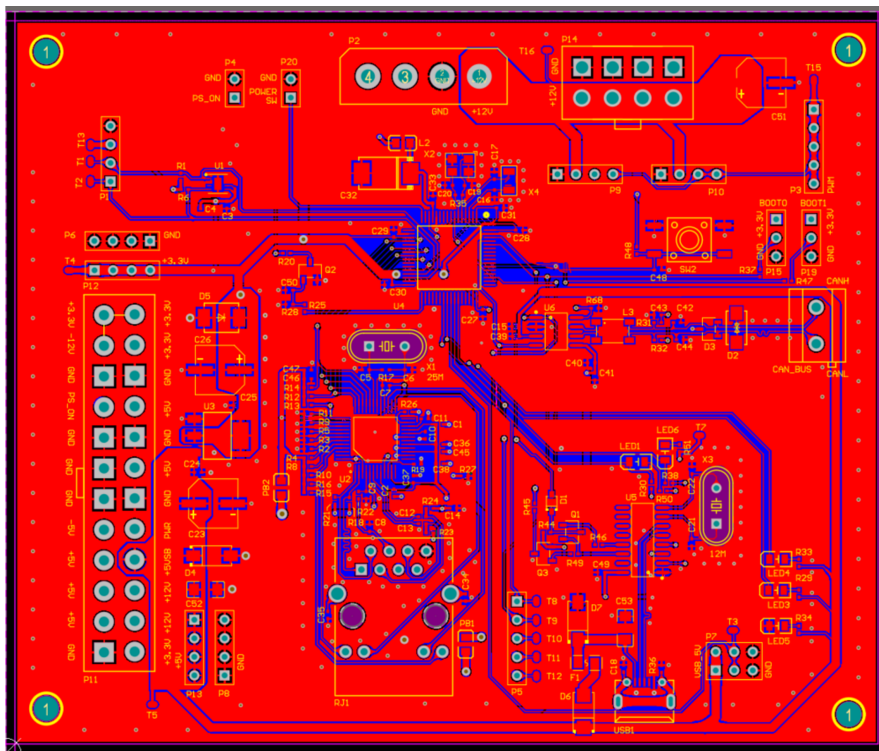


图 3-22 系统主控模块 PCB 版图

Figure 3-22 System Main Control Module PCB Layout

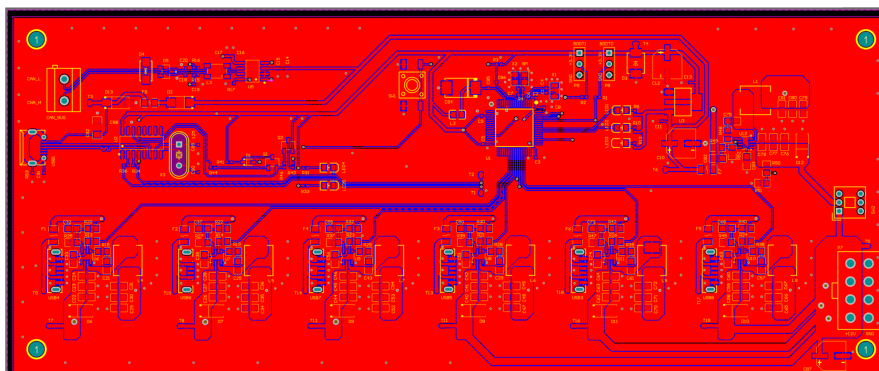


图 3-23 节点电源管理模块 PCB 版图

Figure 3-23 ATX Node Power Management Module PCB Layout

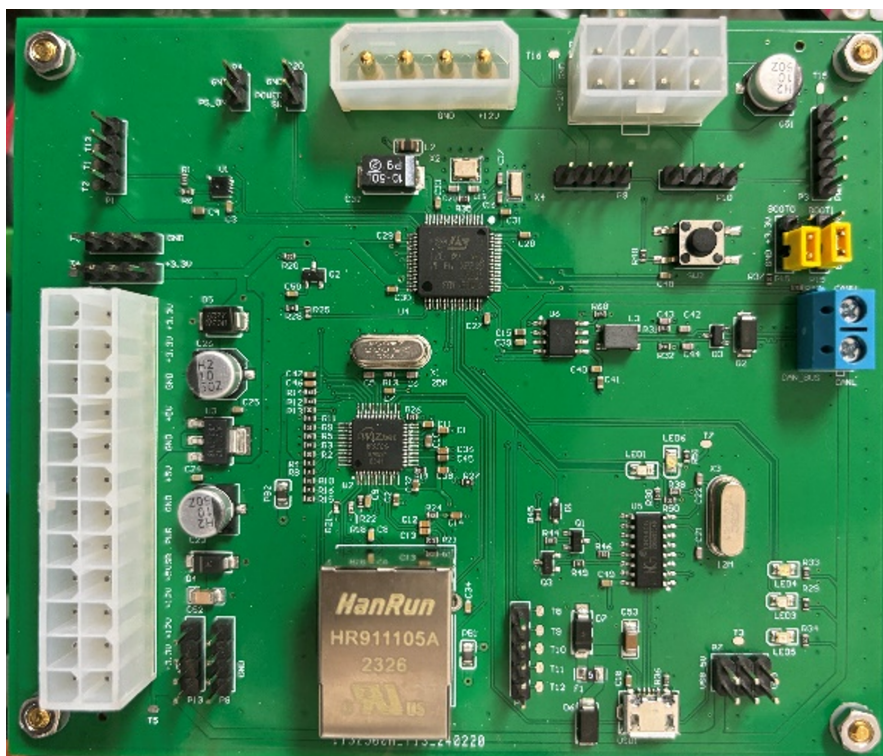


图 3-24 系统主控模块实物电路板

Figure 3-24 Real Circuit Board Image of the Main Control Module

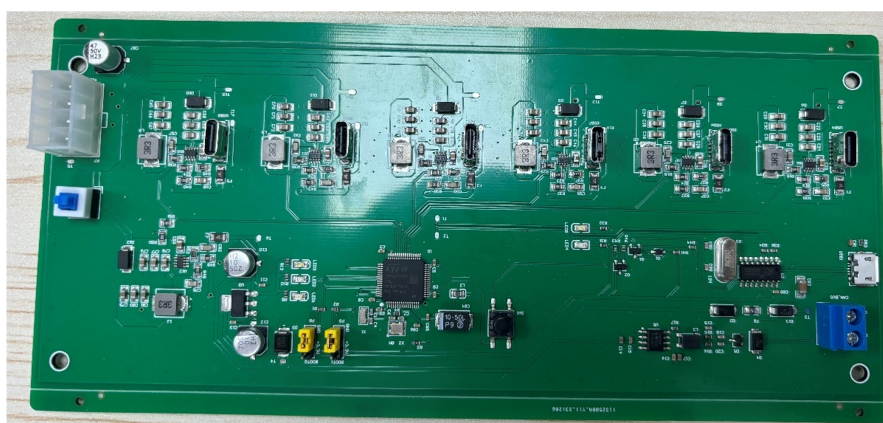


图 3-25 节点电源管理模块实物电路板

Figure 3-25 Real Circuit Board Image of the Node Power Management Module

3.4 本章小结

本章主要介绍了集成化电源控制系统的硬件电路设计。首先，介绍了系统主控模块的硬件电路设计，分别对主控芯片及其外围电路设计、W5500 网络通讯模块电路设计、CAN 收发器模块电路设计、温湿度传感器模块电路设计、串口通信与调试模块电路设计、系统电源电路设计以及其他控制电路接口的设计进行介绍。然后，介绍了节点电源管理模块的硬件电路设计，重点介绍了 DCDC 压降模块的电路设计。接着，根据原理图设计进行系统主控模块与节点电源管理模块的 PCB 电路板设计。最后，根据 PCB 设计对电路板进行生产与加工，完成了电路板实物的产出。

第4章 集成化电源控制系统固件程序设计

为了使集成化电源控制系统硬件电路板实现预期功能，本章基于前文设计，分别对系统主控模块和节点电源管理模块的固件程序进行了开发。系统主控模块固件程序实现了对外部控制指令的接收与处理、CAN 总线上的指令发布与电源状态接收、传感器与散热器控制以及按键控制功能。节点电源管理模块固件实现了 CAN 总线上的指令接收与处理，存储节点服务器电源状态的检测与上报。通过实现系统主控模块与节点电源管理模块的固件程序，完成了集成化电源控制系统的硬件下位机部分，为后续上位机软件的控制提供了基础。

4.1 程序总体设计

系统主控模块和节点电源管理模块主要通过 STM32F103RCT6 控制外围电路中的各个模块，实现外部控制指令的接收、存储节点电源控制、工作环境参数监测以及散热器强度控制功能。本课题使用 C 语言进行固件程序开发。

在软件开发阶段，使用 STM32 提供的标准库对主控模块和电源模块进行软件编写。接下来，这些编写的程序会被编译成 .hex 格式的文件，随后通过串口下载电路将这些文件烧录到 MCU 中。集成化电源控制系统的系统程序架构如图 4-1 所示。

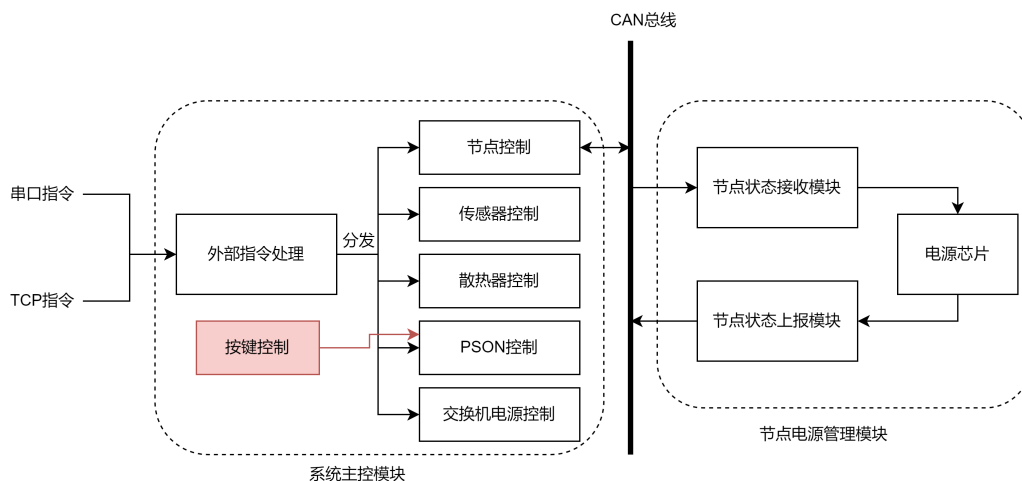


图 4-1 系统程序架构图

Figure 4-1 System Software Architecture Diagram

系统主控模块固件程序包含外部指令处理模块、节点控制模块以及传感器控制模块、散热器控制模块、PS-ON 控制模块、交换机电源控制模块以及按键控制模块。系统主控模块通过串口和 TCP 接收来自外部的控制指令，外部指令处

理模块实现了针对外部指令所需通信协议的监听程序,用于接收、拼接并解析指令字符串,并对外返回指令响应。外部指令处理模块根据指令类型与参数将指令分发给对应的指令处理程序,其中存储节点电源控制相关指令被分发给节点控制模块处理,传感器查询与散热器控制相关指令被分发给传感器与散热器模块处理。节点控制模块负责将节点电源控制指令发布到 CAN 总线,并从 CAN 总线上收集各节点的电源状态以更新系统主控模块上的节点电源状态表。传感器控制模块定时读取传感器数值,保存到指定存储区域供外部指令处理模块读取。散热器模块接收外部指令处理模块的散热器控制指令,调节散热器强度与工作模式。PS-ON 模块同时接收按键控制模块与外部指令处理模块的控制,实现指令控制与按键控制的主电源开关,交换机电源控制模块接收外部指令,对存储集群中的交换机电源开关进行控制。按键控制模块实现了非阻塞的按键长短按检测,对不同的按下时间执行不同的指令。

节点电源管理模块固件负责节点状态接收以及节点状态上报,其中节点状态接收 CAN 总线上来自系统主控模块的节点电源控制指令,并根据指令设置节点电源管理模块上不同电源芯片所控制的节点电源开关使能状态,节点状态上报过程定时读取各电源芯片的使能状态,并通过 CAN 总线将节点电源管理模块上所有节点的电源状态上报给系统主控模块。

通过一个系统主控模块与多个节点电源管理模块之间的 CAN 总线通信,系统主控模块可以接收来自外部的控制指令,并将指令下发给各节点电源管理模块执行,同时各节点电源管理模块通过 CAN 总线同步节点电源状态信息,将节点电源的真实状态实时反馈给系统主控模块,实现电源控制的逻辑闭环。

4.2 系统主控模块程序设计

本节将对系统主控模块的程序设计进行详细介绍。首先,对系统主控模块程序的总体流程进行介绍;其次,分别对外部指令处理程序、节点电源状态控制程序、非阻塞按键控制程序、传感器控制程序、散热器控制程序、交换机电源控制程序以及 PS-ON 电源控制程序的设计进行了详细的介绍。

4.2.1 系统主控模块程序总体设计

系统主控模块启动后首先执行硬件设置栈指针 SP、PC,然后执行 bootloader 配置系统时钟,随后进入 main 函数开始执行。在进入 main 函数后,系统将按如图 4-2 所示执行如下步骤。

(1) 外设初始化

程序会依次初始化非阻塞按键控制以及 CAN 节点存活检测所需的定时器、接收外部控制指令所需的串口与 W5500、存储节点电源控制所需的 CAN 控制器、温湿度传感器 SHT30 以及用于控制散热器的 PWM 输出。

(2) 状态变量初始化

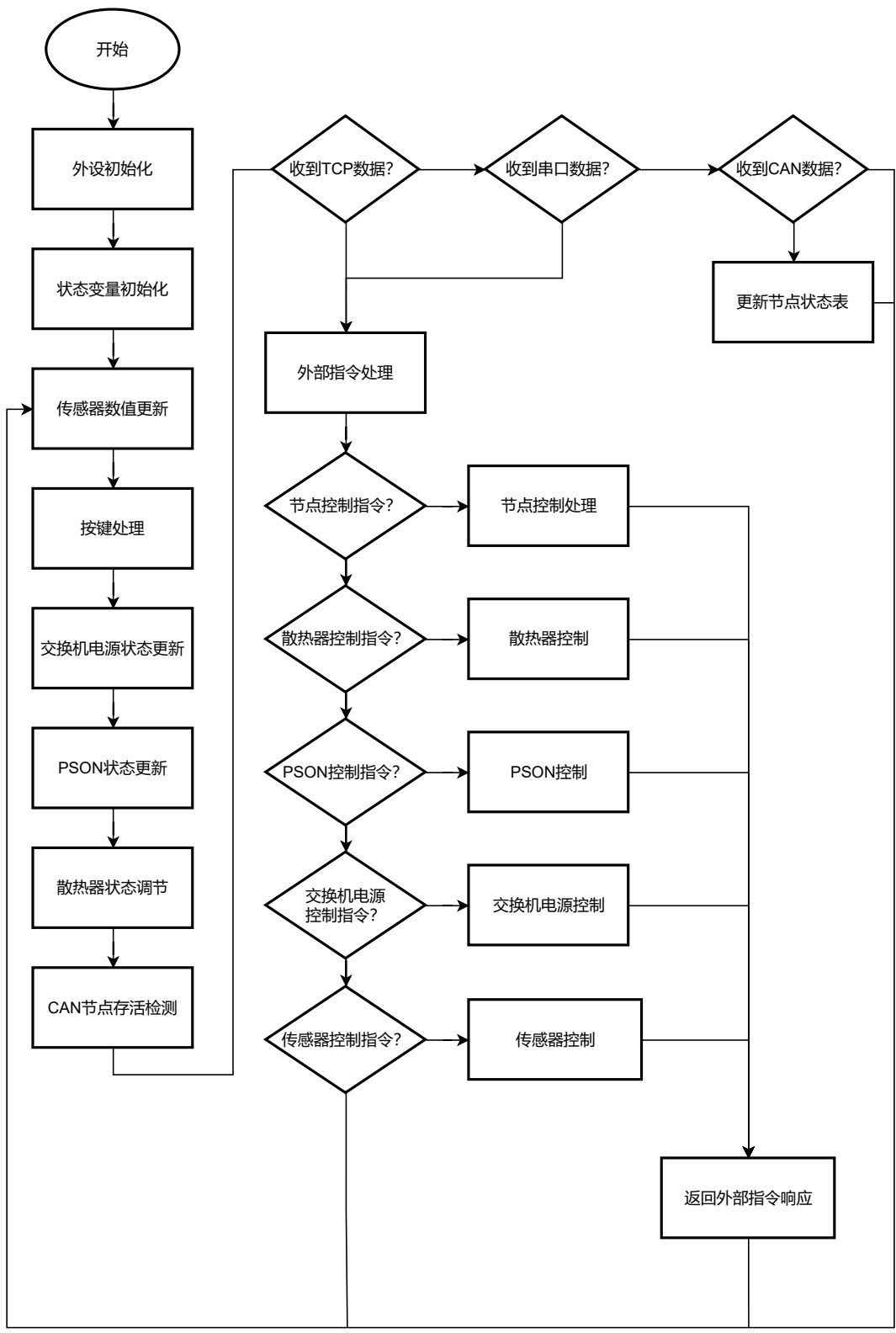


图 4-2 系统主控模块主程序流程图

Figure 4-2 Main Control Module Program Flowchart

随后程序初始化后续程序执行所需的状态变量,如表 4-1 所示。其中 SerialBuf 和 SocketBuf 是数据缓冲区,用于拼接从串口和 TCP 端口接收到的数据,当缓冲区中拼接好一个完整的外部指令时,由外部指令处理程序进行后续处理。temp 和 humi 变量用于存储每个循环中从温湿度传感器 SHT30 读取到的温度和湿度值。fan_compare 用于存储控制散热器工作强度的 PWM 波占空比。reply 数组用于存储外部指令处理程序需要返回给对应外部指令的响应消息。groups_status 存储每个节点电源管理模块上所连接的每个存储节点的电源开关状态。group_alive 记录节点电源管理模块与 CAN 总线的连接状况。relay_switch_status 记录交换机电源的开关状态。PS-ON_status 记录 PS-ON 主电源的开关状态。run_t 记录系统开机时间,用于非阻塞检测按键按下时间,以及判断 CAN 总线上的节点电源管理模块是否离线。

表 4-1 初始化后续所需的状态变量

Table 4-1 Initialization of Required State Variables for Subsequent Operations

名称	类型	描述
SerialBuf	char[100]	串口数据缓冲区
SocketBuf	char[100]	TCP 数据缓冲区
temp	int	传感器温度
humi	uint16_t	传感器湿度
fan_compare	uint8_t	散热器 PWM 控制占空比
reply	char[512]	外部指令响应缓冲区
groups_status	int[6]	节点电源状态表
group_alive	uint8_t[6]	节点存活状态表
relay_switch_status	uint8_t	交换机电源状态
PS-ON_status	uint8_t	PS-ON 主电源状态
run_t	uint32_t	系统开机时间计数器

(3) 状态变量更新

程序在该阶段进入主循环,在每个循环中更新各系统状态变量,并根据系统状态变量的变化执行不同的操作。在传感器数值更新步骤中,系统通过 IIC 通信读取 SHT30 模块中的温湿度数据并更新相关温湿度数值变量。在按键处理过程中,程序判断当前是否触发长按或者短按事件,并以此更新 PS_ON_status 变量。在交换机电源状态更新和 PS_ON 状态更新步骤中,利用当前 relay_switch_status 和 PS_ON_status 值设置交换机电源和 PS-ON 电源的开关状态。在散热器状态调节步骤中,利用 fan_compare 变量值调节散热器工作强度。在 CAN 节点存活检测步骤中,检测 CAN 总线上的节点电源管理模块是否离线,并更新 groups_status 与 group_alive 状态表的记录。

(4) 外部指令处理

在完成状态变量的更新后,开始接收来自 TCP 端口与串口的消息指令,根据指令类型分发到不同的指令处理程序处理,并根据处理结果向指令的来源返回

命令响应。当收到来自节点电源管理模块的 CAN 总线消息时，更新 `groups_status` 中的对应记录，并更新 `group_alive` 所记录的节点电源管理模块在线状态。

4.2.2 外部指令处理程序设计

(1) 串口外设的配置

初始化过程首先对时钟进行配置，确保 USART1 和 GPIOA 的时钟启用，为后续操作提供电源支持。接着，对 USART1 的 TX 和 RX 引脚进行 GPIO 配置，TX 引脚设为复用推挽输出模式，而 RX 引脚则配置为上拉输入模式，以确保 USART 引脚能够有效地进行数据的发送与接收。通过 `USART_InitTypeDef` 结构体对 USART1 的通信参数进行配置，设置波特率为 115200，关闭硬件流控制，启用传输与接收模式，禁用奇偶校验，设置 1 个停止位和 8 位字长。启用了接收缓冲区非空中断 (`USART_IT_RXNE`)，中断配置如表 4-2 所示，通过 `NVIC_Init` 函数对中断进行了优先级配置，从而允许以中断方式处理接收到的数据，提高了数据处理的效率。最终，通过调用 `USART_Cmd` 函数启用 USART1，完成了初始化过程。在中断处理程序 `USART1_IRQHandler` 中，一旦接收缓冲区非空中断被触发，程序便从 USART1 读取接收到的数据，并设置接收标志 `Serial_RxFlag` 为 1，之后清除中断挂起位，以便接收下一字节数据。

表 4-2 中断配置表

Table 4-2 Interrupt Configuration Table

参数	设置	描述
中断优先级组	2	设置嵌套向量中断控制器 (NVIC) 的优先级分组，确定中断优先级的位宽。
中断请求通道	USART1_IRQn	指定需要配置的中断请求通道为 USART1 的中断。
中断通道命令	ENABLE	启用指定的中断请求通道。
抢占优先级	1	设置中断的抢占优先级，数字越小，优先级越高。
子优先级	1	设置中断的子优先级，同等抢占优先级下，数字越小，优先级越高。
USART 中断配置	USART_IT_RXNE,ENABLE	针对 USART1 启用接收缓冲区非空中断 (RXNE)，允许 USART 在接收到新数据时产生中断。

(2) W5500 的配置

W5500 是一款支持硬件 TCP/IP 协议栈的网络控制器，广泛应用于嵌入式系统中，以实现网络通信功能。这里 W5500 工作在服务器模式，使用中断的方式处理 TCP 请求。在初始化过程中，首先需要对 STM32 相关外设进行初始化，包括中断配置、SPI 配置以及 GPIO 配置，STM32 相关配置如表 4-3、4-4 和 4-5 所示。随后 STM32 与 W5500 建立 SPI 通信，由 STM32 开始对 W5500 的硬重置，接着是 W5500 内部寄存器的初始化，最后检查网关服务器的可达性，并指定并

初始化一个 Socket（范围从 0 到 7）来监听端口，准备处理 TCP 请求。W5500 接收到 TCP 数据包后，其内部逻辑将相应的 Socket 的中断标志位设为“接收完成”（IR_RECV）。该操作会触发一个中断信号，通知 STM32 有数据到达，STM32 将在中断处理程序中将 W5500_Interrupt 置 1，主循环中的通过该变量判断是否通过 SPI 从 W5500 取 TCP 数据。

表 4-3 W5500 中断配置表
Table 4-3 W5500 Interrupt Configuration Table

配置项	设置	描述
中断请求通道	EXTI4_IRQn	指定外部中断线 4 作为处理 W5500 中断请求的通道。
抢占优先级	1	中断的抢占优先级设为 1，优先级分组为 2 时，此设置决定了中断响应的优先次序。
子优先级	1	中断的子优先级设为 1，在相同的抢占优先级内进一步区分处理优先级。
中断通道命令	ENABLE	使能中断请求通道，允许 EXTI4 线路的中断被处理。

表 4-4 W5500 SPI 配置表
Table 4-4 W5500 SPI Configuration Table

配置项	设置	描述
引脚配置	GPIO_Pin_5, GPIO_Pin_6, GPIO_Pin_7, GPIO_Pin_4	定义 SPI 通信所需的时钟（SCK）、主入从出（MISO）、主出从入（MOSI）以及片选（SCS）引脚。
引脚速度	GPIO_Speed_50MHz	设置这些引脚的速度为 50MHz，以匹配高速 SPI 通信要求。
引脚模式	GPIO_Mode_AF_PP, GPIO_Mode_Out_PP	SPI 通信引脚设置为复用推挽输出模式，片选引脚设置为通用推挽输出模式。
SPI 通信方向	2Lines_FullDuplex	设置 SPI 为双线全双工模式，支持数据的双向传输。
SPI 模式	SPI_Mode_Master	配置 SPI 工作在主机模式，控制 SPI 通信的时序和数据交换。
数据帧格式	SPI_DataSize_8b	设置 SPI 数据传输的帧格式为 8 位。
时钟空闲状态	SPI_CPOL_Low	设置 SPI 时钟悬空状态为低电平。
时钟相位	SPI_CPHA_1Edge	数据在 SPI 时钟的第一个边沿捕获。
NSS 信号管理	SPI_NSS_Soft	片选（NSS）信号通过软件管理，而不是硬件自动控制。
SPI 波特率预分频器	SPI_BaudRatePrescaler_2	设置 SPI 波特率预分频值为 2，实现最快的通信速率。

(3) 外部指令处理

表 4-5 W5500 GPIO 配置表

Table 4-5 W5500 GPIO Configuration Table

配置项	设置	描述
W5500 复位引脚配置	PC5	W5500 的复位引脚配置为输出推挽模式，用于控制 W5500 的硬件复位。
W5500 中断引脚配置	PC4	W5500 的中断引脚配置为上拉输入模式，用于检测 W5500 发出的中断信号。
外部中断线配置	EXTI_Line4	将 PC4 引脚与外部中断线 4 连接，并设置为下降沿触发，用于检测 W5500 的中断信号。

主循环中接收到的串口与 TCP 数据分别被拼接到缓冲区 SerialBuf 与 SocketBuf 中，当检测到缓冲区中的数据以 ‘\r\n’ 为结尾时，程序将缓冲区中的数据视为一个完整的外部指令，开始对缓冲区中的数据进行解析与处理，系统主控模块支持的外部指令如表 4-6 所示。

其中 node 指令用于控制存储节点电源开关状态，外部指令处理程序从指令中解析出节点电源管理模块 ID、节点号、开关状态参数后，调用节点控制程序向 CAN 总线发送控制指令。sensor 指令用于外部设备获取系统主控模块的系统状态，包括传感器读数以及散热器当前的工作强度，外部指令处理程序将直接从系统的状态变量中读取相关数值。powerstatus 指令用于外部设备获得节点电源的实时状态，外部指令处理程序将读取 groups_status 表中的状态，并将其编码为十六进制的状态数发送给外部控制方。fanmode 指令用于调节散热器的工作模式以及工作强度，其参数为控制散热器强度的 PWM 波占空比，外部指令处理程序在收到该请求后会根据参数修改 fan_compare 状态变量的值，散热器控制相关程序将根据该状态变量对散热器强度进行调节。switch 和 PS_ON 指令分别用于控制交换机电源状态和 PS-ON 电源状态，在接收到该指令后，外部指令处理程序将根据参数修改相关状态变量，以供相关处理程序根据变量执行交换机与 PS-ON 电源的开关操作。

4.2.3 节点电源状态控制程序设计

存储节点电源的控制包含两个方面，首先是根据外部指令向节点电源管理模块发送节点电源开关指令，其次是从节点电源管理模块实时回传节点电源的真实开关状态，并通过系统主控模块反馈给外部控制方。存储节点电源的开关控制与实时状态检测通过 CAN 总线实现。

(1) CAN 通信配置

CAN 总线支持多个节点之间的数据通信，能有效地减少线束的复杂性，提高系统的可靠性和实时性。STM32 微控制器提供了 CAN 总线接口。STM32 的 CAN 接口支持 2.0A/B 协议标准，可用于实现网络通信中的节点之间的数据交换。

表 4-6 系统主控模块支持的外部指令

Table 4-6 External Instructions Supported by System Control Module

指令	参数	功能描述
	节点电源管理模块 ID;	
node	节点号; 开关状态	控制指定节点的开关状态
sensor	无	请求系统主控模块回应传感器数值
powerstatus	无	请求系统主控模块回应节点电源开关状态
fanmode	散热器工作强度	调节散热器工作状态
switch	交换机电源状态	控制继电器开关状态
PS_ON	PS-ON 电源状态	控制 PS-ON 引脚的电平

STM32 初始化的过程中, 首先需要对 CAN 通信所需的 GPIO 端口进行初始化。通过 `RCC_APB2PeriphClockCmd` 函数, 为 CAN 通信使用的 TX (发送) 和 RX (接收) GPIO 端口开启时钟。调用 `GPIO_PinRemapConfig` 函数并使用 `GPIO_Remap1_CAN1` 参数, 对 CAN1 的引脚进行重映射。使用 `GPIO_InitTypeDef` 结构体配置 CAN 的 TX 引脚为复用推挽输出模式 (`GPIO_Mode_AF_PP`), 并设置其工作速率为 50MHz。复用推挽输出是针对需要输出高速信号的引脚配置, 接着, 使用相同的结构体将 CAN 的 RX 引脚配置为上拉输入模式 (`GPIO_Mode_IPU`), 同样设置其工作速率为 50MHz。上拉输入模式使得在没有输入信号时, 引脚能够维持一个稳定的高电平状态, 有助于提高信号的接收质量和抗干扰性。程序设计中使用了中断的方式接收 CAN 总线上的消息, 中断配置如表 4-7 所示。

表 4-7 CAN 通信中断配置

Table 4-7 CAN Communication Interrupt Configuration

参数	设置值	描述
优先级分组	<code>NVIC_PriorityGroup_2</code>	定义了 4 位优先级字段, 分为 2 位抢占优先级和 2 位子优先级的配置。
中断通道	<code>USB_LP_CAN1_RX0_IRQn</code>	指定配置的中断通道为 CAN 接收中断。
抢占优先级	0	中断的抢占优先级, 0 表示此中断在抢占优先级中具有最高优先级。
子优先级	0	中断的子优先级, 0 表示此中断在子优先级中具有最高优先级。
中断通道命令	<code>ENABLE</code>	使能所配置的中断通道, 允许中断请求。

中断优先级分组方面使用 `NVIC_PriorityGroup_2`, 抢占优先级和子优先级均设置为 0, 以保证存储节点电源状态信息的及时更新, 中断通道被配置为 `USB_LP_CAN1_RX0_IRQn`。在 CAN 接收中断处理函数 `CAN_RX_IRQHandler` 中, 首先调用 `CAN_Receive` 函数从 CAN 的接收 FIFO 0 中读取接收到的消息, 存入 `RxMessage` 结构体。然后, 通过检查 `RxMessage` 结构体中的拓展帧 ID (Ex-

tended ID, ExtId)、标识符扩展位 (Identifier Extension Bit, IDE) 和数据长度码 (Data Length Code, DLC), 来判断接收到的消息是否符合预期。如果接收到的消息具有特定的扩展标识符、为扩展 ID 格式, 并且数据长度为 8 字节, 那么将 CanRxFlag 标志设置为 1, 表示接收到了有效的 CAN 消息。否则, CanRxFlag 标志设置为 0, 表示消息不符合处理条件。CAN 总线的通信参数方面, 采用了事件触发通讯模式, ID 采用拓展 ID 编码, 通信波特率设置为 1Mbps。

(2) 节点电源控制指令分发

当系统主控模块接收到外部的节点电源控制指令时, 将调用节点电源控制程序, 根据指令参数向 CAN 总线上的所有节点电源管理模块广播节点控制指令, 所有。为了高效的在 CAN 总线上传输节点电源控制指令, 本课题定义了基于 CAN 数据帧的节点电源控制指令数据帧格式如图 4-3 所示。其中指令码 (INS) 有 0 和 1 两种取值, 分别用于关闭和开启由节点电源管理模块 ID (GROUP) 和节点 ID (NODE) 唯一确定的存储节点电源。在 CAN 总线上, 所有节点电源管理模块都设置了相同的 CAN 通信 ID, 这意味着所有节点电源管理模块都会收到来自系统主控模块的控制指令, 在收到指令后, 节点电源管理模块通过数据帧中的节点电源管理模块 ID 判断指令的归属。该设计使得系统在进行横向扩展时无需进行任何操作即可适配新的节点电源管理模块。

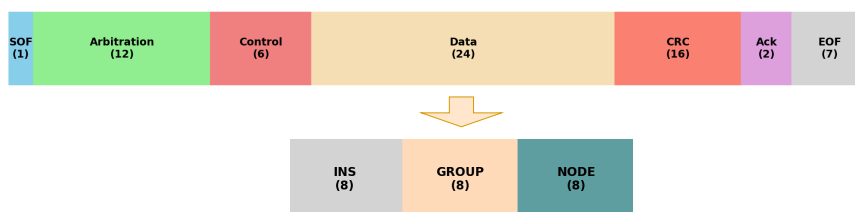


图 4-3 节点电源控制指令数据帧格式

Figure 4-3 Node Power Control Command Data Frame Format

(3) 节点电源实时状态获取与节点电源管理模块存活状态检测

为了实现存储节点电源开关状态的实时检测以及节点电源管理模块与 CAN 总线连接状况的及时感知, 节点电源管理模块通过 CAN 总线向系统主控模块定期上报自身所控制的存储节点电源状态, 系统主控模块在接收到节点电源控制信息后会利用信息更新节点状态表 group_status 以及节点电源管理模块存活状态表 group_alive 如图 4-4 所示。

在某些情况下, 如节点电源管理模块故障或者节点电源管理模块与 CAN 总线断开连接, 节点电源管理模块将无法向系统主控模块更新自身控制的节点电源状态, 为了及时发现该类情况, 本课题设计了节点电源管理模块存活状态检测机制, 主循环中的节点电源管理模块存活检测流程如图 4-5 所示。程序遍历所有节点电源管理模块 ID, 通过将 group_alive 表中记录的上次记录更新时间与当前系统运行时间 run_t 的差值与记录更新的超时阈值进行比较以判断对应节点电源管理模块是否能够通过 CAN 总线正常上报实时节点电源信息, 当系统更新时间

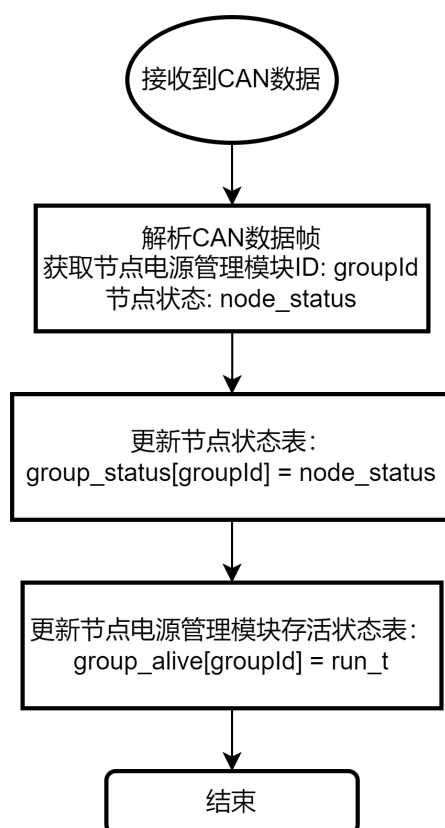


图 4-4 节点电源状态更新流程

Figure 4-4 Node Power Status Update Flowchart

与当前时间过长时，则认为对应节点电源管理模块已经离线，其对应的节点电源状态被设置为 UNK，即未知状态。

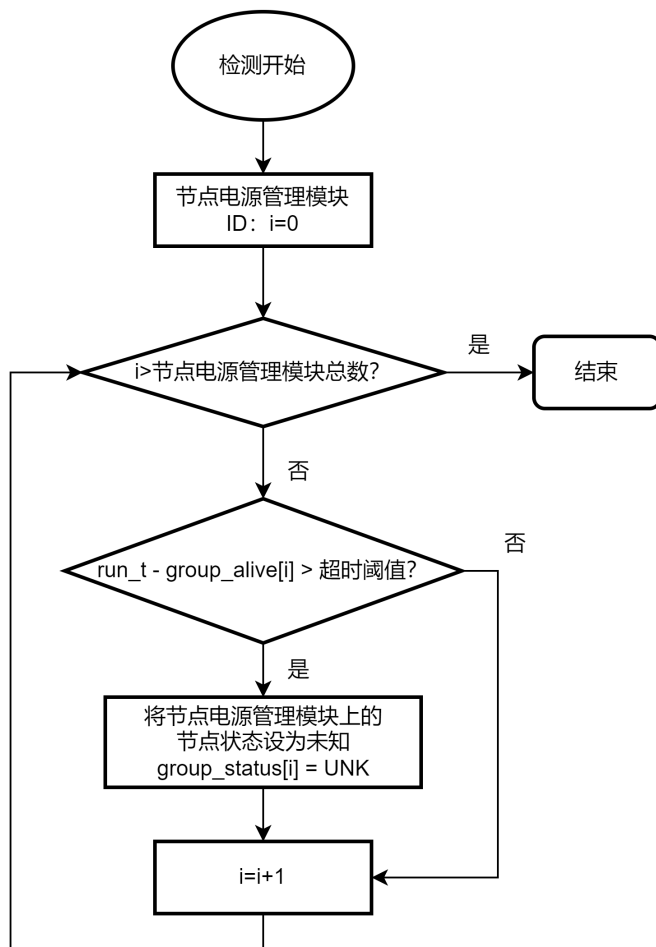


图 4-5 节点电源管理模块存活检测流程

Figure 4-5 Node Power Management Module Liveness Detection Flowchart

4.2.4 非阻塞按键控制程序设计

为了实现 PS-ON 电源的手动开关控制，本课题实现了对 PS-ON 电源的短按开机、长按关机功能，传统的按键检测通常使用延时的方式实现按键的软件消抖以及长按短按检测，然而在传统的延时方法会阻塞主循环的运行，影响主循环中的其他任务执行。本课题在不引入实时操作系统的情况下，利用定时器实现了非阻塞的长按短按检测以及软件消抖，同时该定时器所记录的系统运行时间可以为其他任务，如节点电源管理模块存活状态检测提供系统时间，以实现超时情况的检测。

(1) 定时器配置

首先，启用 TIM5 在 APB1 外设总线上的时钟，确保 TIM5 得到电源并可以正常工作。然后配置 TIM5 使用其内部时钟作为计时源，设置时钟分频为无分频 (TIM_CKD_DIV1)。配置定时器为向上计数模式 (TIM_CounterMode_Up)，这

里将计数时间设置为 0.1s，设置定时器周期为 (1000 - 1)，意味着定时器将计数到 999 后重置。该值与预分频器一起决定了定时器的溢出率。设置预分频器为 (7200 - 1)，通过 7200 的因子减慢定时器时钟，预分频器用于降低定时器输入时钟的频率。通过将 TIM5 计数溢出事件作为中断源，可以实现每 0.1s 触发一次中断，通过在中断服务函数中为变量 run_t 自增，实现利用 run_t 对系统运行时间的计时。

(2) 按键按下时间检测与 PS-ON 开关控制

对 PS-ON 开关的按键控制流程如图 4-6 所示。首先，程序读取当前按键状态 (curr)。如果之前按键未按下 (last == 0) 且当前按键被按下 (curr == 1)，则记录当前时间 run_t 到 start_t。如果之前按键被按下 (last == 1) 且当前按键未按下 (curr == 0)，则计算按键按下的持续时间 (delt)，并重置 start_t。根据 delt 的值，判断按键是短按还是长按：如果 delt 大于 1 且小于 50，即持续了不到 5s，视为短按，执行短按动作，更新 PS_ON_status=1。如果 delt 大于 50，即持续了 5s，视为长按，执行长按动作，更新 PS_ON_status=0。最后，更新 last 为当前状态 (curr)，完成一次按键扫描周期。

4.2.5 传感器控制程序设计

为了能够实时感知机箱内的环境温度，并以此调节散热器工作强度，保证系统的稳定运行，这里采用了 SHT30 温湿度传感器对环境温度进行检测。

(1) SHT30 配置

SHT30 使用 I2C 进行通信，这里采用硬件 I2C 的方式。初始化方面，首先调用 RCC_APB2PeriphClockCmd 函数，为提供 SCL 时钟的 PB10 引脚开启 GPIO 外设时钟，以确保 GPIO 端口能正常工作。然后，通过 RCC_APB1PeriphClockCmd 函数和 RCC_APB1Periph_I2C2 参数来开启 I2C 外设的时钟，确保 I2C 通信接口能正常工作。将 SCL(PB10) 和 SDA(PB11) 两个引脚配置为复用开漏输出模式 (GPIO_Mode_AF_OD)，并设置 GPIO 速度为 50MHz，以便这两个引脚能作为 I2C 通信的时钟线 (SCL) 和数据线 (SDA) 使用。调用 GPIO_SetBits 函数将 GPIOB 的第 10 脚和第 11 脚 (SCL 和 SDA) 设置为高电平，以确保 I2C 总线处于空闲状态。I2C 通信参数方面，设置 I2C 的时钟速度为 400KHz，I2C 模式为标准 I2C 模式 (I2C_Mode_I2C)。启用应答 (I2C_Ack_Enable)，确保能正确接收来自 SHT30 的数据。设置 I2C 的应答地址模式为 7 位地址模式 (I2C_AcknowledgedAddress_7bit)，这是 I2C 协议的标准地址长度。

(2) SHT30 温湿度读取

在主循环中，每次循环都会从 SHT30 中读取温度与湿度信息，并更新到状态变量 humi 和 temp 中，以供外部指令查询。温湿度信息的读取涉及写入命令与读取数据两个步骤，写入命令时，首先通过调用 I2C_AcknowledgeConfig 函数，并传入 ENABLE 参数，启用 I2C2 的应答功能。随后，调用 I2C_GenerateSTART 函数生成一个开始信号，以启动 I2C 通信。通过使用 I2C_Send7bitAddress 函数向 I2C 总线

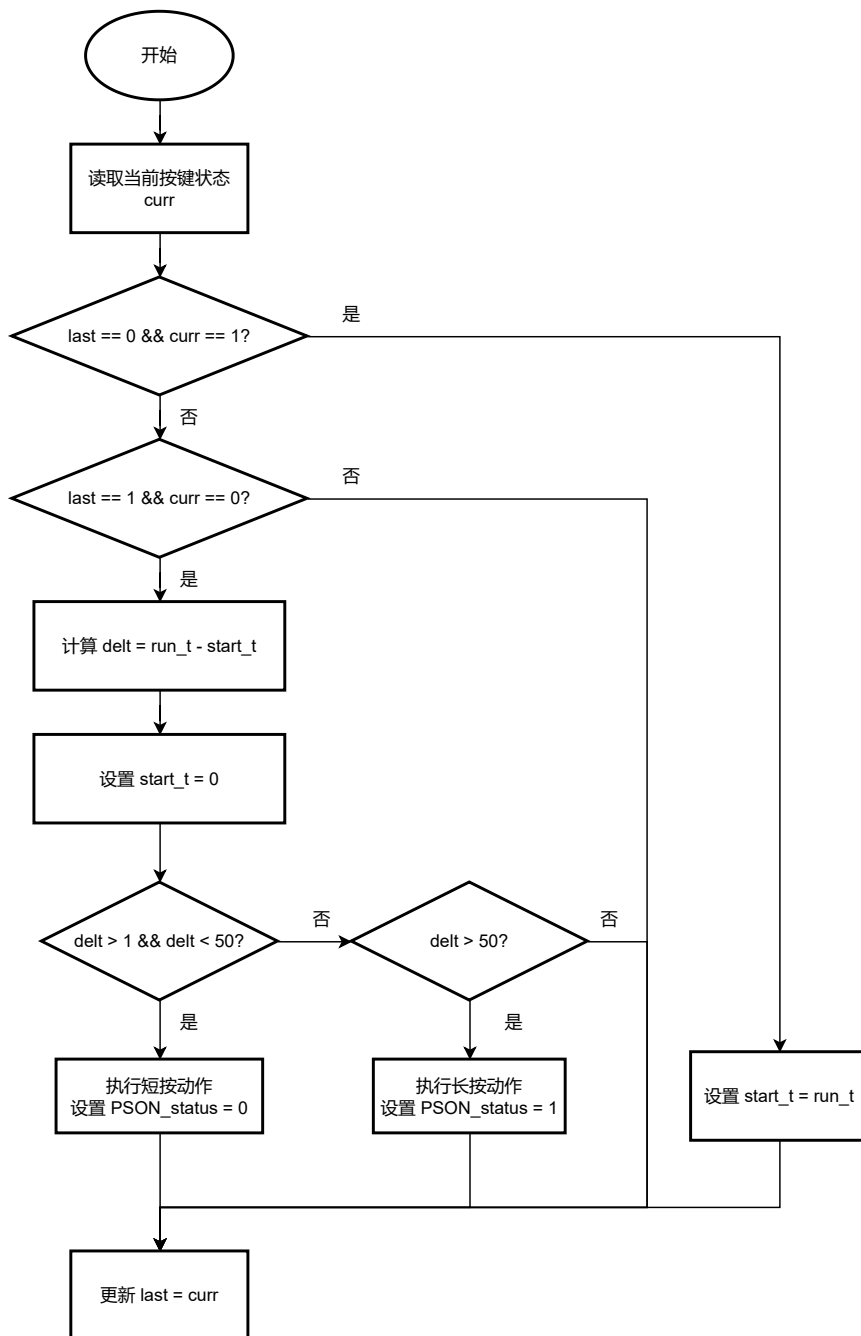


图 4-6 PS-ON 开关的按键控制流程

Figure 4-6 PS-ON Switch Button Control Flowchart

发送 SHT30 的设备地址 (0x44)，并设置为传输模式 (I2C_Direction_Transmitter)。通过 I2C_SendData 函数分别发送命令的 MSB 和 LSB，分别为 0x21, 0x30，即测量命令。通信结束后，调用 I2C_GenerateSTOP 函数生成一个停止信号，以结束 I2C 通信。随后 STM32 从 I2C 总线上读取 SHT30 测量的温度与湿度信息，首先启用 I2C2 的应答功能，然后发送温度和湿度读取命令 0xE0, 0x00。重新生成一个开始信号，然后发送 SHT30 的设备地址，这次设置为接收模式，通过循环调用 I2C_ReceiveData 函数，接收 SHT30 传回的 6 个字节数据。前两个字节为温度数据，接下来一个字节为温度数据的校验码，紧接着两个字节为湿度数据和最后一个校验码，最后接收到数据后，通过调用 I2C_AcknowledgeConfig 函数禁用应答功能，然后生成一个停止信号结束通信。读取到的传感器数据需要经过解析以得到温湿度数据，湿度的计算公式如 (4-1) 所示。其中 RH 代表相对湿度， S_{RH} 代表接收的数据中存储湿度数据的两字节。

$$RH = 100 \cdot \frac{S_{RH}}{2^{16} - 1} \quad (4-1)$$

温度的计算公式如 (4-2) 所示，其中 T [°C] 代表摄氏温度， S_T 代表接收到的数据中存储温度的两字节。

$$T [\text{°C}] = -45 + 175 \cdot \frac{S_T}{2^{16} - 1} \quad (4-2)$$

获取到的温度和湿度值被分别存储到 temp 和 humi 变量中，以供外部指令的查询。

4.2.6 散热器控制程序设计

(1) 散热器配置

散热器使用 PWM 波控制转速，这里使用定时器 TIM2 产生 PWM 波并通过 PA0 引脚输出。首先为定时器 TIM2 开启 APB1 外设时钟，使定时器 2 能够工作。为 GPIOA 开启 APB2 外设时钟，将 GPIO 模式设置为复用推挽输出 (GPIO_Mode_AF_PP)，适用于输出 PWM 信号。选择 GPIOA 的第 0 引脚作为 PWM 输出，设置 GPIO 速度为 50MHz。通过 TIM_InternalClockConfig 函数设置 TIM2 使用内部时钟。设置时钟分频为 1 (不分频)。设置计数器为向上计数模式。设置自动重装载寄存器的值 (ARR)，决定 PWM 周期，这里 $ARR=(4-1)$ 。设置预分频器的值 (PSC)，进一步细分时钟，决定计数速率，这里 $PSC=(720-1)$ 。在完成对定时器基本参数的设置后，需要对输出比较模式进行配置，首先设置为 PWM 模式 1 (TIM_OCMode_PWM1)，在计数值小于 CCR 时输出高电平，设置输出极性为高，使能输出状态，并设置比较寄存器的初始值 (TIM_Pulse)，决定 PWM 的占空比。占空比调节方面，通过调用 TIM_SetCompare1 函数并传入 Compare 值来更新 TIM2 的比较匹配值 (CCR)，从而调整 PWM 信号的占空比。

(2) 散热器强度控制

散热器的强度值由 PWM 占空比 fan_compare 调节，外部指令处理程序在接收到 fanmode 指令时，会根据参数更新 fan_compare 变量。在主循环中，散热器控制程序会在每个循环读取散热器状态变量 fan_compare，并通过 TIM_SetCompare1 来应用该占空比。当 fan_compare 取值大于等于 0 时，散热器处于手动调节状态，程序根据 fan_compare 的取值设定风扇工作强度。当 fan_compare=-1 时，散热器处于自动调节状态，将根据当前检测的传感器温度自动调节散热器工作强度，温度与工作强度的映射关系如表 4-8 所示。

表 4-8 温度与工作强度的映射关系表

Table 4-8 Mapping Table for Temperature and Operating Intensity

环境温度 (°C)	散热器工作强度 (%)
<=20	10
21-25	20
26-30	40
31-35	60
36-40	80
>40	100

4.2.7 交换机电源与 PS-ON 电源控制程序设计

(1) 控制接口配置

交换机电源与 PS-ON 电源控制通过 GPIO 端口输出高低电平实现，GPIO 模式为推挽输出 (Push-Pull)。

(2) 电源控制

外部指令处理程序会根据 PS-ON 和 switch 指令参数改变 PS_ON_status, relay_switch_status 的状态值。在主循环中，交换机电源与 PS-ON 电源控制程序会在每个循环检查 PS_ON_status, relay_switch_status 的状态值是否与 GPIO 端口当前的输出值相同，如果不同将改变 GPIO 端口的输出电平。

4.3 节点电源管理模块程序设计

节点电源管理模块从 CAN 总线上获取来自系统主控模块的节点电源控制指令，并定时检测节点电源状态通过 CAN 总线上报给系统主控模块，节点电源管理模块总体程序流程如图 4-7 所示。

系统上电后首先进行外设的初始化，这里节点电源管理模块需要初始化 CAN 控制器、节点电源控制所需的 GPIO 端口以及定时上报状态信息的定时器，初始化过程与系统主控模块类似。完成初始化后节点电源管理模块进入主循环，当接收到 CAN 消息时，按照 4.2.3 小节所定义的数据帧格式对 CAN 消息进行解析，得到控制指令、节点电源管理模块 ID、存储节点 ID，将通过对节点电源管理模块 ID 判断是否执行该消息中的指令。定时器被设置为计数溢出是

触发中断，当中断触发时，将上报标识符 `flag_update` 置为 1，说明到达上报时间点，在主循环中，会检查该标志符判断是否需要上报节点电源状态信息，这里使用一个字节编码节点电源状态信息，字节中的每一位对 0 和 1 的取值代表对应节点的关闭与开启状态。

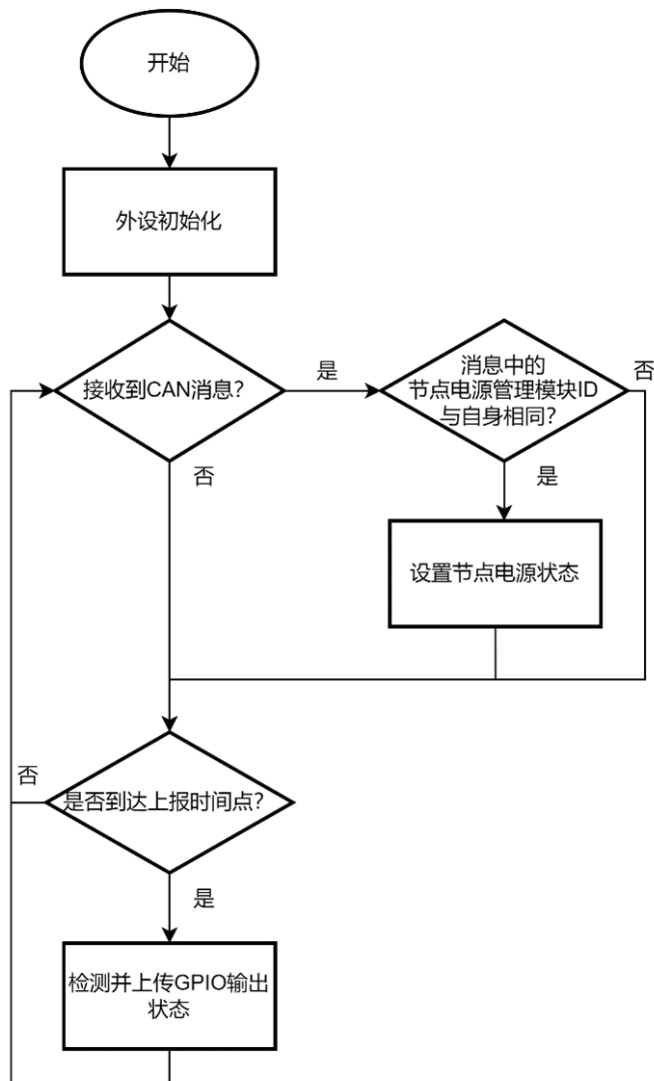


图 4-7 节点电源管理模块总体程序流程图

Figure 4-7 Overall Program Flowchart of the Power Management Module

4.4 本章小结

本章介绍了集成化电源控制系统下位机程序设计，包含系统主控模块和节点电源管理模块两个部分。系统主控模块从外部指令处理、节点电源状态控制、按键控制、传感器控制以及散热器控制这五个方面描述了系统主控模块接收外部指令，并向 CAN 总线下发控制指令，实现节点电源控制功能的方法和机制。节点电源管理模块实现了根据 CAN 总线上主控模块的控制指令，完成对节点电源开关的控制，同时定期检测节点电源状态，通过 CAN 总线将状态上报给主控

模块。系统主控模块与节点电源管理模块节点电源管理模块的相互协作实现了指令下达执行，状态实时检测的闭环，实现了完善的存储节点电源控制功能。

第5章 远程控制软件设计

电源管理模块提供本地、远程两种电源控制模式，控制逻辑如图 5-1所示。本地模式用于供存储集群中的控制节点调用，使用串口与电源系统主控模块进行通信，使控制节点拥有控制其他存储节点电源开关的能力。远程控制模式用于提供基于网络的远程控制，使用 TCP 协议与电源系统主控模块通信，用户可以通过运行在 PC 上的网络控制程序进行远程电源控制，实现无人值守维护。

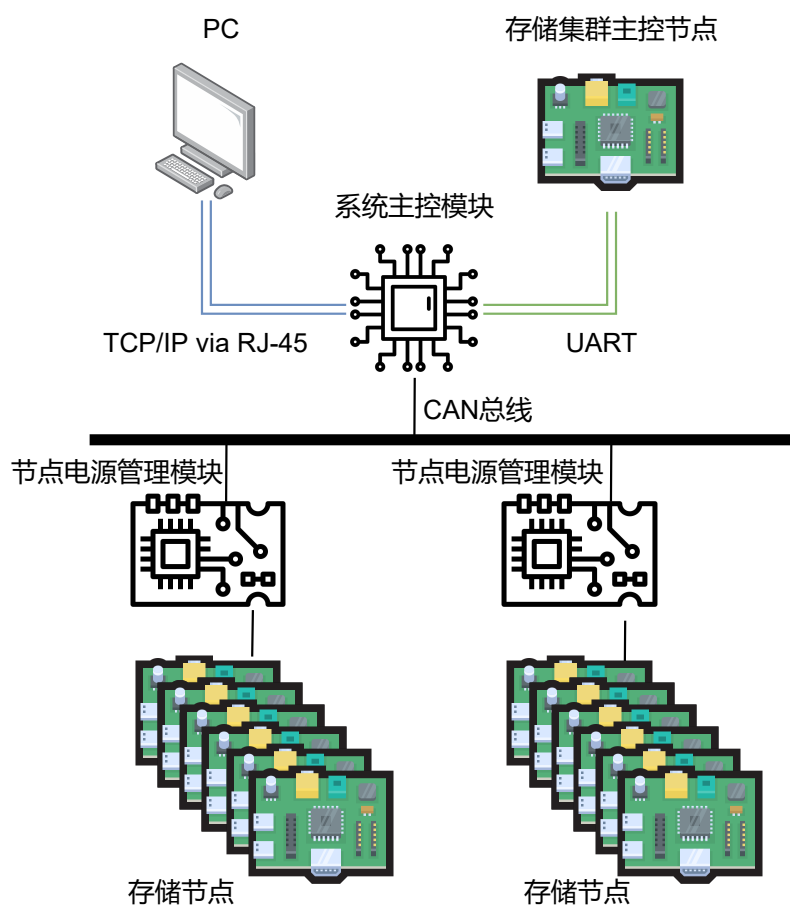


图 5-1 远程控制架构

Figure 5-1 Remote Control Architecture

针对存储集群主控节点的电源控制需求，本课题实现了基于 Python 的电源指令控制类库，为图形化的网络控制程序以及主控节点的调用提供统一的接口。控制类库由通信接口封装和控制指令封装两层封装而成，前者用于封装底层通信，弥合串口通信和 TCP 通信的差异，提供统一的调用接口，后者用于封装对电源控制系统的指令，利用通信接口封装发送这些指令，程序设计架构如图 5-2所示。

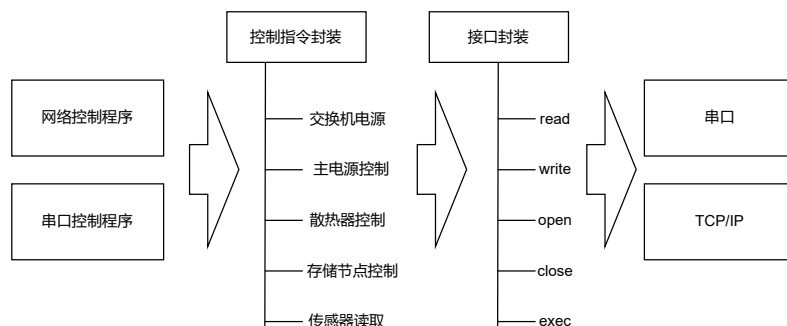


图 5-2 程序设计架构

Figure 5-2 Software Design Architecture

5.1 通信接口封装设计

通信接口封装用于弥合 TCP 和串口的调用差异，简化上层程序的实现复杂度，这里将通信接口的操作封装为 PowerIO 类。

TCP 通信是基于网络层的一种可靠通信方式，它通过三次握手建立稳定的连接。在 Python 中，使用 socket 库实现 TCP 通信，包含如下主要步骤：

- 打开连接：通过创建 socket 对象并绑定到特定的主机和端口上，监听来自客户端的连接请求。
- 读写操作：连接建立后，服务器和客户端可以使用 recv 方法读取数据，使用 send 方法发送数据。
- 关闭连接：数据传输完成后，通过调用 close 方法结束连接。

串口通信是计算机与外部设备之间的一种低速通信方式，主要通过 pyserial 库进行操作，其基本步骤如下：

- 打开串口：实例化 Serial 对象，指定串口号、波特率等参数来打开串口。
- 读写操作：通过 read 或 readline 方法从串口读取数据，使用 write 方法向串口发送数据。
- 关闭串口：调用 close 方法关闭串口，释放资源。

尽管 TCP 和串口通信在应用场景、数据传输速率和可靠性方面存在差异，但它们的基本调用方式具有共同点：都需要经过打开连接（或串口）、读写数据、关闭连接（或串口）的过程。因此，可以抽象出以下通用的调用方法：

- open：初始化并打开 TCP 连接或串口。
- read：从 TCP 连接或串口读取数据。
- write：向 TCP 连接或串口写入数据。
- close：关闭 TCP 连接或串口，结束通信。
- exec：执行命令，即先写入命令数据后读取响应结果，特别适用于命令/响应模式的通信。

程序通过构造函数用于初始化通信接口类的实例。它接受一个配置字典作

为参数，该字典包含通信配置的相关信息。根据配置字典中的 ‘type’ 字段的值，决定使用串口通信还是 TCP 通信。如果 ‘type’ 为 ‘ser’，则创建一个 ‘serial.Serial’ 对象并使用配置字典中的端口、超时和波特率等参数进行初始化；如果 ‘type’ 为 ‘tcp’，则创建一个 TCP 套接字对象，并使用配置字典中的 IP 地址和端口进行连接。

方法 `close` 用于关闭与电源控制系统的通信连接。它调用底层通信对象的 `close()` 方法来关闭连接。

方法 `read` 用于从电源控制系统接收数据。它接受一个整数 `n` 作为参数，表示要读取的字节数。如果底层通信类型为 TCP，则调用套接字对象的 `recv(n)` 方法从套接字接收指定字节数的数据；如果底层通信类型为串口，则调用串口对象的 `read(n)` 方法从串口读取指定字节数的数据。读取到的数据作为方法的返回值。

方法 `write` 用于向电源控制系统发送数据。它接受一个字节数组 `b` 作为参数，表示要发送的数据。如果底层通信类型为 TCP，则调用套接字对象的 `send(b)` 方法将字节数组发送到套接字；如果底层通信类型为串口，则调用串口对象的 `write(b)` 方法将字节数组写入串口。如果参数 `b` 不是字节数组类型，则将其转换为字节数组再发送。发送成功后，返回发送的字节数。

方法 `exec` 该方法用于执行指令并接收返回结果。它接受一个字符串 `command` 作为参数，表示要执行的指令。首先调用 `write` 方法将指令发送到电源控制系统，然后调用 `read` 方法接收返回的结果。最后将结果作为方法的返回值。

5.2 控制指令封装设计

在 5.1 小节中实现的通信接口封装的基础上，进一步对 4.2.2 小节中定义的控制指令进行封装，以供网络控制程序以及存储集群主控节点直接调用控制方法进行系统控制，控制方法包含继电器操作控制（对交换机电源进行控制）、主电源控制 `pson_operateion`、传感器查询 `sensor_query`、散热器控制 `fan_mode`、以及节点控制 `node_operation` 和节点查询 `node_statusquery`。

在控制指令封装类的实现中，通过依赖注入的范式初始化通信接口，依赖注入是一种实现控制反转（Inversion of Control, IoC）的技术，用于减少代码之间的耦合度。在这种模式下，一个对象的依赖项（即它所需的其他对象）不是由对象本身创建的，而是在创建对象的时候从外部传入（注入）。构造函数接受一个 `PowerIO` 对象作为参数，用于与电源控制系统进行通信。

方法 `relay_switch_operation` 用于执行继电器开关操作。它接受一个字符串 `operation` 作为参数，表示要执行的操作。调用 `PowerIO` 对象的 `exec` 方法发送对应的指令，并接收返回结果。将返回结果解码后，提取出继电器开关状态并作为字典的值返回。

方法 `pson_operation` 用于执行电源开关操作。它接受一个字符串 `operation` 作为参数，表示要执行的操作。调用 `PowerIO` 对象的 `exec` 方法发送对应的指令，并接收返回结果。将返回结果解码后，提取出电源开关状态并作为字典的值返回。

方法 `sensor_query` 该方法用于查询传感器数据。调用 `PowerIO` 对象的 `exec` 方法发送查询指令，并接收返回结果。将返回结果解码后，提取出温度、湿度、风扇状态、继电器开关状态和电源开关状态，并作为字典的值返回。

方法 `fanmode` 该方法用于设置风扇模式。它接受一个整数 `fan compare` 作为参数，表示要设置的风扇 PWM 占空比。调用 `PowerIO` 对象的 `exec` 方法发送对应的指令，并接收返回结果。将返回结果解码后，提取出风扇比较值并作为字典的值返回。

方法 `node_operation` 用于执行节点操作。它接受三个参数：`group` 表示节点组号，`node` 表示节点号，`opt` 表示要执行的操作。调用 `PowerIO` 对象的 `exec` 方法发送对应的指令，并接收返回结果。如果返回结果为 '1'，则表示操作成功，返回 `True`；否则返回 `False`。

方法 `node_status_query` 用于查询节点状态。调用 `PowerIO` 对象的 `exec` 方法发送查询指令，并接收返回结果。返回结果是一个字符串，包含了所有节点的状态信息。方法首先通过字符串分割和解析操作将返回结果拆分为多个子字符串，每个子字符串表示一个节点组的状态信息。对于每个节点组，方法首先判断状态信息的开头字符。如果开头字符为小写字母 `c`（十六进制数 `c` 的二进制表示为 `1100`，两个保留位置 `1`，说明该节点电源管理模块未启用），表示该节点组处于禁用状态，即所有节点都被禁用。在这种情况下，方法通过循环创建一个包含 6 个节点的列表，并为每个节点设置名称和状态（状态为 2，表示禁用状态）。如果开头字符不为小写字母 `c`，则表示该节点组处于启用状态，需要进一步解析状态信息。方法将状态信息作为一个十六进制数进行解析，并根据每个二进制位的值确定每个节点的状态。对于每个节点，如果对应的二进制位为 `1`，表示该节点处于开启状态；如果为 `0`，表示该节点处于关闭状态。方法通过循环创建一个包含 6 个节点的列表，并为每个节点设置名称和状态。将所有节点组的状态信息整理成一个嵌套字典的列表，并将其作为方法的返回值。每个字典包含节点组名称和节点列表，每个节点字典包含节点名称和节点状态。

5.3 网络控制程序设计

上位机程序旨在提供一个图形用户界面来监控和控制电源节点的状态，其主界面如图所示。程序使用了 Qt 框架提供的 `QApplication` 类和相关组件，以实现跨平台的图形界面功能。程序在第一次启动时会进行初始化操作，用户需要输入系统中的节点电源管理模块数量，以及每个节点电源管理模块所控制的存储节点数量，程序将根据这些信息生成相应的图形界面，并将这些信息存档供后续调用。当系统需要进行横向扩容时，可以修改该数量信息以适配扩容后的电源管理系统硬件。

上位机软件的主要功能是通过与电源通信模块和电源控制器接口进行交互，实现对电源节点的控制和监控。`PowerIO` 接口负责与电源节点进行通信，而 `PowerController` 接口主要用于处理电源节点的操作和状态。

该界面以可滚动的方式展示了电源节点的分组和节点信息，每个节点都有一个按钮和一个状态标签，用于显示和控制节点的状态。此外，界面还提供了其他控制按钮，如全部开启、全部关闭、PSON 开关和交换机开关，以便进行批量操作和特定操作。界面还包含了传感器信息的显示，如温度、湿度和风扇模式，以及相应的下拉框来选择风扇模式。

程序还使用定时器来定期刷新节点的状态，以保持界面的实时更新。定时器的间隔设置为 500 毫秒，可根据需要进行调整。

程序进入事件循环后，可以响应用户的操作和事件。用户可以通过界面上的按钮进行节点的开关控制、风扇模式选择和节点状态的刷新。

程序的主要功能是通过与 PowerIO 类和 PowerController 类的实例进行交互，实现对电源节点的控制和监控。PowerIO 类负责与电源节点进行通信，而 PowerController 类是一个控制器，用于处理电源节点的操作和状态。

在程序启动时，首先会检查配置文件的存在。如果存在配置文件，程序会读取文件内容并进行解析，以获取电源节点的分组信息和网络设置。如果配置文件不存在，则会弹出相应的对话框，要求用户输入分组和节点的数量以及网络设置信息，并将用户输入的信息保存到配置文件中。

接下来，程序创建了 PowerIO 类的实例，并将网络设置信息传递给它，以建立与电源节点的通信连接。然后，程序创建了 PowerController 类的实例，并将 PowerIO 实例传递给它，以便进行电源节点的控制和监控操作。

随后，程序创建了一个 PowerNodeControlUI 类的实例，作为电源节点控制的图形用户界面。该界面以可滚动的方式展示了电源节点的分组和节点信息，每个节点都有一个按钮和一个状态标签，用于显示和控制节点的状态。此外，界面还提供了其他控制按钮，如全部开启、全部关闭、PSON 开关和交换机开关，以便进行批量操作和特定操作。界面还包含了传感器信息的显示，如温度、湿度和风扇模式，以及相应的下拉框来选择风扇模式。

程序还使用定时器来定期刷新节点的状态，以保持界面的实时更新。定时器的间隔设置为 500 毫秒，可根据需要进行调整。

最后，程序启动了如下图 5-3 所示的图形用户界面，进入事件循环，以响应用户的操作和事件。用户可以通过界面上的按钮进行节点的开关控制、风扇模式选择和节点状态的刷新。

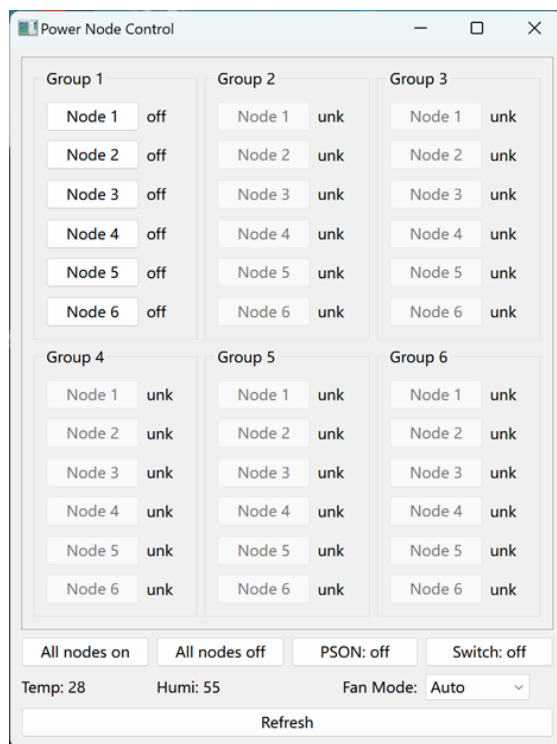


图 5-3 图形用户界面

Figure 5-3 Graphical User Interface

5.4 串口控制程序设计

串口控制程序用于供存储系统中的主控节点控制其他存储节点的电源开关情况。对于 Python 程序，主控节点可以直接使用串口配置参数实例化一个 PowerIO 对象并注入 PowerController 实例以实现系统的控制。为了方便非 Python 程序的调用，本课题基于 PowerIO 和 PowerController 实现了命令行程序 pwrctl，该封装允许用户通过命令行界面（CLI）发送电源控制命令，从而无需直接编写 Python 代码即可进行电源管理。此命令行程序设计为接受特定的参数和指令，通过这些参数指定要进行的操作，如开启或关闭电源、查询电源状态等。程序调用格式为“pwrctl -c <path of config file> <operation> [arg of operation]”程序通过 ‘-c’ 参数指定串口配置文件路径，通过 operation 参数指定 PowerController 中定义的操作，并提供对应的操作参数。

5.5 本章小结

本章深入探讨了远程控制软件的设计，尤其聚焦于电源管理模块的实现，该模块支持本地与远程两种电源控制模式。本地模式通过串口通信使控制节点能够管理存储集群中其他节点的电源开关，而远程控制模式则采用 TCP 协议实现网络基础的远程电源管理，允许用户通过 PC 上的网络控制程序进行操作，从而实现无人值守的维护。

第6章 系统组装与测试

针对低功耗分布式并行存储系统原型机存在的缺乏匹配供电方案、集成度低、体积大、可携带性差等一系列问题，本章通过3D打印技术对相关结构件进行了设计，对系统进行了集成组装。为了验证系统是否能够完成预期功能，本章将对系统各模块进行测试与分析，并对各模块进行联调，以保证系统的稳定运行。

6.1 系统集成与组装

考虑低功耗分布式存储系统由多个独立的存储节点构成，在运输、部署、维护等方面存在诸多不便，本课题通过3D建模与3D打印技术，为每个存储节点设计了可插拔的框架，该框架通过机箱内的杠杆和橡胶帽进行固定，使多达12个存储节点可以被集成进标准的4U服务器机箱内。还可以保证每个服务器节点可以单独取用，便于集群节点的增加或减少，以实现系统的可伸缩性。同时在每个节点上，都分别装有风扇支架，可以保证散热风扇对准CPU直吹，使得系统得到更好的性能释放。详细设计如图6-1所示。

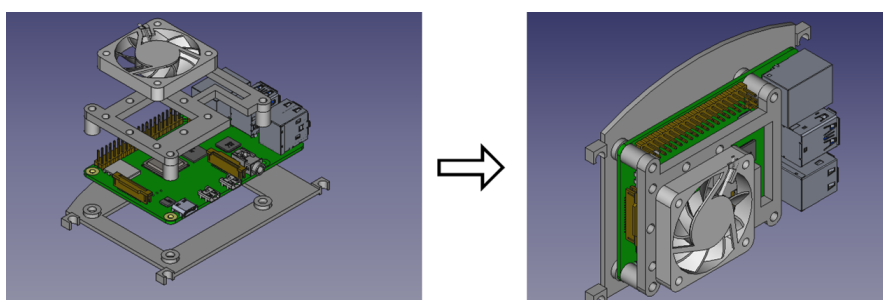


图6-1 存储节点组装3D建模设计

Figure 6-1 Storage Node Assembly 3D Modeling Design

然后，如图6-2所示，为了在组装前更好地确保机箱内各模块分布的合理性，对机箱内各个模块进行机械建模后，合理规划机箱内的空间分布，并完成了标准4U服务器的机械设计。

热环境的恶化会加大电子设备所承受的热应力，导致其可靠性下降。电子设备的失效主要是由于热因素引起的。随着电子元器件节点温度的升高，其失效率呈指数级增加。在机箱实际组装调试之前，为了检验设计是否满足散热需求，对系统的散热性能进行热仿真模拟，如6-3所示，可知该系统的局部温升以及电子器件在正常工况下的最大节点温度在理论上均达到所需的性能指标，为后续的系统组装与集成提供了理论的支持。

对整个系统中的硬盘、存储集群、电源、内置交换机以及自研的系统主控模块和节点电源管理模块硬件电路板等装置，进行合理的空间规划和布局，并将其

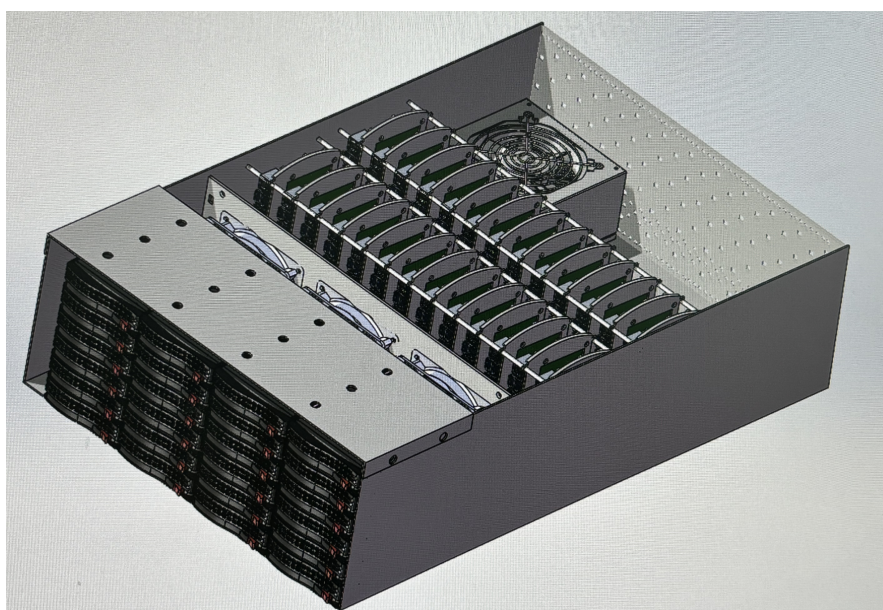


图 6-2 系统 3D 模型图
Figure 6-2 System 3D Model Diagram

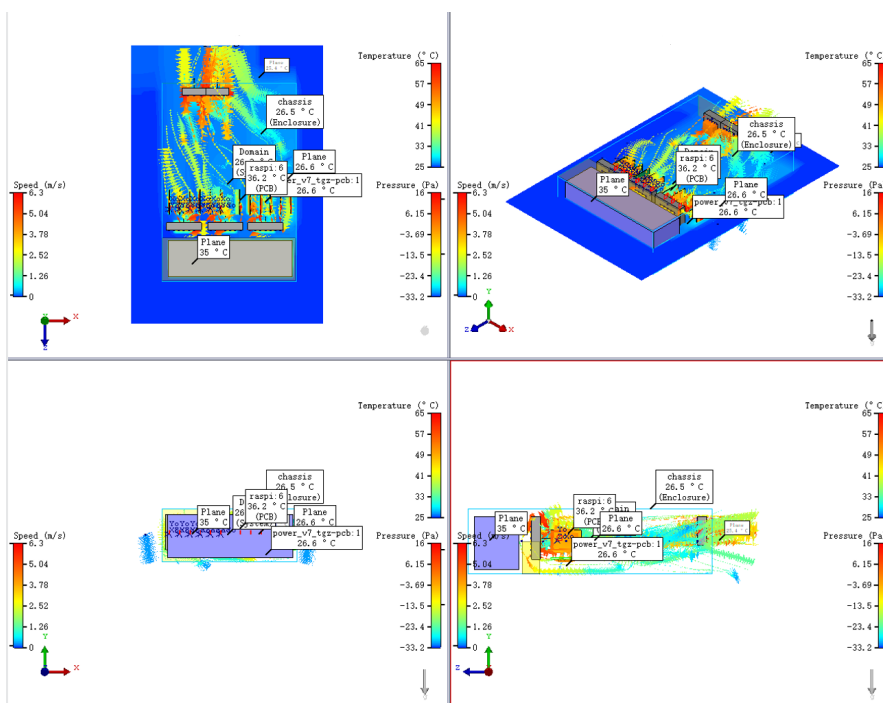


图 6-3 系统热仿真图
Figure 6-3 System Thermal Simulation Diagram

集成在标准的服务器 4U 机箱中，系统的组装后的实物图如图 6-4所示。

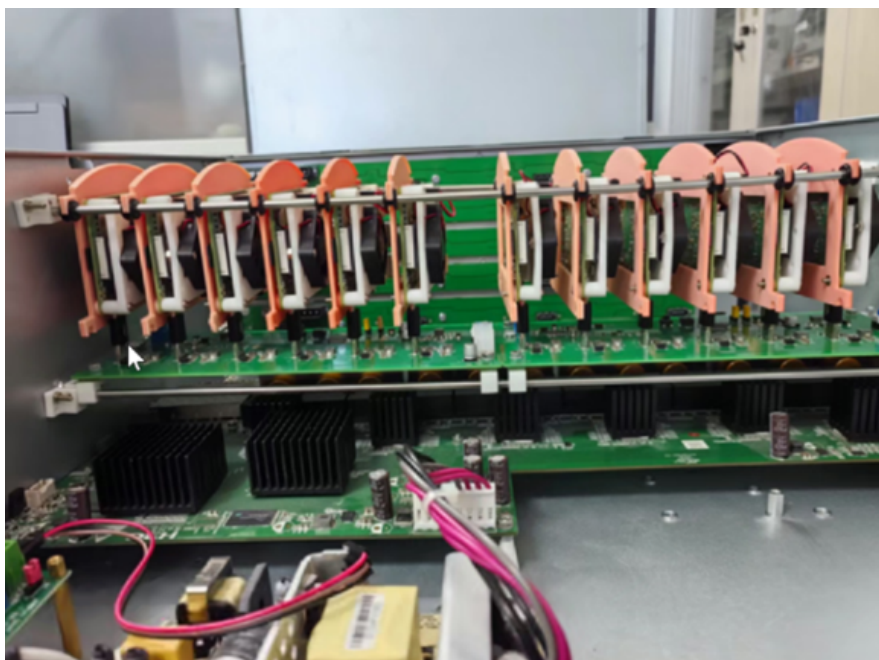


图 6-4 存储集群服务器设备的实物图

Figure 6-4 Photo of Storage Cluster Server Equipment

6.2 硬件测试

6.2.1 TCP 通信模块测试

系统的 TCP 通信使用 W5500 模块实现，来自远程控制上位机的 TCP 外部指令通过该模块传输到系统主控模块 MCU 进行处理，因此该模块是系统正常接收并处理来自外部控制上位机指令的基础。测试在 Windows 计算机以及系统主控模块之间进行，模块测试步骤如下：

(1) 对系统主控模块的 W5500 模块进行配置，配置项包括 W5500 的 IP 地址、监听端口、子网掩码以及网关信息。

(2) 对 Windows 计算机进行网络配置，设置与系统主控模块同网段的 IP 地址、相同的子网掩码与网关信息，将系统主控模块与计算机通过双绞线进行连接。

(3) 通过 Windows 主机进行 ping 系统主控模块 IP 地址，测试系统主控模块的 TCP 模块是否成功初始化。ping 测试结果如图 6-5所示。

(4) 在 Windows 主机上安装 TCP 调试工具，并通过系统主控模块 IP 地址与端口连接到系统主控模块上的 TCP 服务器，TCP 调试工具中输入测试数据观察返回数据结果。TCP 通信测试结果如图 6-6所示。

由图6-5和图6-6的结果可知，系统主控模块的 TCP 模块可以正常初始化并响应 ping 请求，同时可以进行正常的 TCP 通信，能够完成远程控制指令的传输

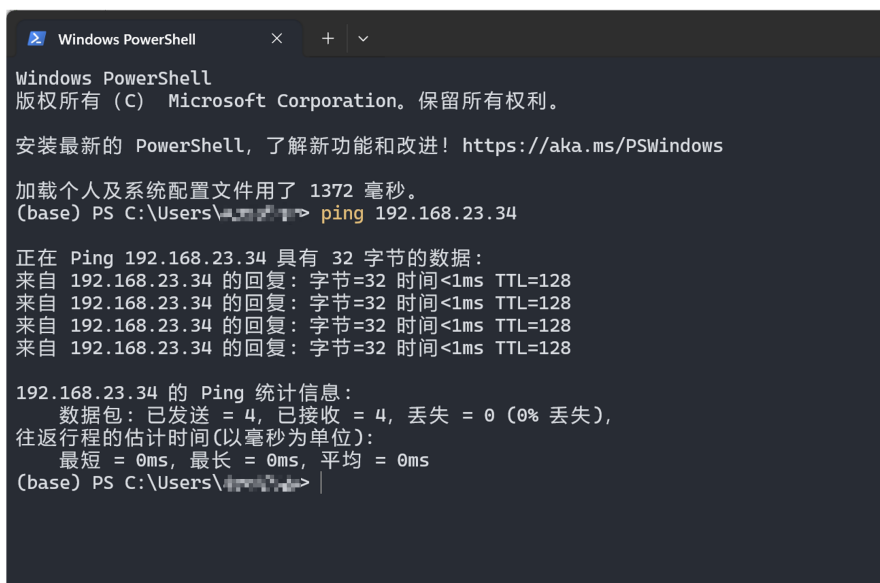


图 6-5 W5500ping 测试
Figure 6-5 W5500 Ping Test



图 6-6 TCP 通信测试
Figure 6-6 TCP Communication Test



图 6-8 传感器读数测试
Figure 6-8 Sensor Reading Test

同散热器强度调节指令下的不同测速输出，可以看到系统主控模块能够根据不同的散热器强度设置对散热器转速进行有效调节。

6.2.4 CAN 总线测试

系统主控模块对节点电源管理模块的控制通过 CAN 总线实现，能否利用 CAN 总线对指令进行及时地发布，同时接收 CAN 总线上节点电源管理模块上报的实时状态数据是实现电源控制闭环的关键，CAN 通信的测试通过外部指令“node <groupid> <nodeid> <on/off>”实现，node 指令实现了对存储节点的电源控制，系统主控模块接收到外部指令后会在 CAN 总线上广播相关控制指令，CAN 总线上的其他设备能够正确的收到广播对后续控制指令的执行至关重要，在测试中使用 TCP 的方式对系统主控模块发送指令，同时将接收控制指令的节点电源管理模块调试串口同计算机连接，输出接收到的控制信息，图 6-10 中左边窗口是指令发送窗口，指令被发送给系统主控模块，右边窗口的串口工具连接到了节点电源管理模块，将打印节点电源管理模块接收到的 CAN 消息。由图可以看到发送给系统主控模块的外部指令成功通过 CAN 总线下发给了对应节点电源管理模块。

为了保证节点电源状态数据的实时更新，节点电源管理模块会定时给系统主控模块发送包含节点电源信息的 CAN 消息，在调试环境下，系统主控模块会通过串口输出接收到的 CAN 消息，图 6-11 为与节点电源管理模块同一 CAN 总线下的系统主控模块的串口输出，可以看到系统主控模块能够及时接收到来自总线下其他节点电源管理模块的 CAN 消息，测试中对 1 号节点电源管理模块上的 1 号节点进行了开启和关闭操作。

为了实现 CAN 通信的及时与可靠，CAN 总线的负载率需要保持在一个健康



图 6-9 散热器控制测试
Figure 6-9 Radiator Control Test

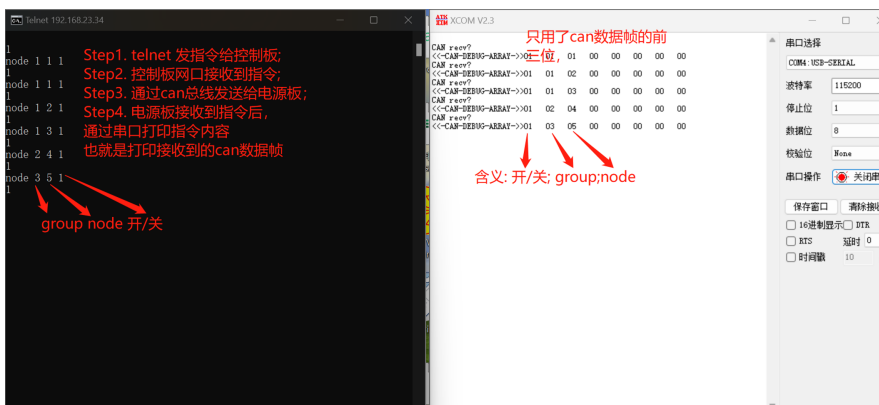


图 6-10 CAN 总线指令发布测试
Figure 6-10 CAN Bus Command Dispatching Test



图 6-11 CAN 总线节点状态接收测试

Figure 6-11 CAN Bus Node Status Reception Test

的状态，一般情况下认为 CAN 总线负载率在 30% 下为健康状态，CAN 总线的负载率的计算如式子(6-1)所示。

$$\text{总线负载率 (\%)} = \left(\frac{\text{总消息位数} \times \text{发送频率}}{\text{波特率}} \right) \times 100 \quad (6-1)$$

在默认设置下，CAN 总线上会挂载一个系统主控模块与两个节点电源管理模块，每个节点电源管理模块会定时向系统主控模块发送 CAN 消息，其发送频率为 0.1s 每次，CAN 总线波特率被设置为 1Mbps，根据 4.2.3 小节定义的 CAN 消息帧格式，一个 CAN 消息帧有起始位：1 位，仲裁场：11 位（标识符）+ 1 位（RTR 位），控制场：6 位（包括 IDE 位、r0 位和 DLC 位），数据场：8 字节（即 64 位），CRC 校验：15 位 + 1 位（CRC 分隔符），应答位：1 位（ACK 槽）+ 1 位（ACK 分隔符），帧结束位：7 位（帧结束标志），共：1+11+1+6+64+15+1+1+1+7=68 位。每个设备每 0.1 秒发送一条消息，这意味着每个设备每秒发送 10 条消息。由于有两个设备，总的发送频率是每秒 20 条消息，带入公式计算得到总线负载率为 0.216%，这意味着总线处于空闲状态，为外部指令的并发量提供了较大的冗余，保证了 CAN 总线运行的稳定与高效。

6.2.5 PS-ON 按键开关测试

为了方便本地操作与调试，本课题设计了对集成化电源控制系统 PS-ON 信号的物理开关按键，实现了短按开启电源，长按关闭电源的功能，为了保证收到操作与外部指令操作的一致性，通过状态变量完成统一的 PS-ON 状态控制，在测试时使用物理按键先后进行短按和长按操作，并利用调试串口输出 PS-ON 状态。实验结果如图 6-12 示，在短按时电源启动，调试串口中显示 PS-ON 状态启

动，在长按时电源关闭，调试串口显示 PS-ON 状态为关闭，实验结果与预期相符。

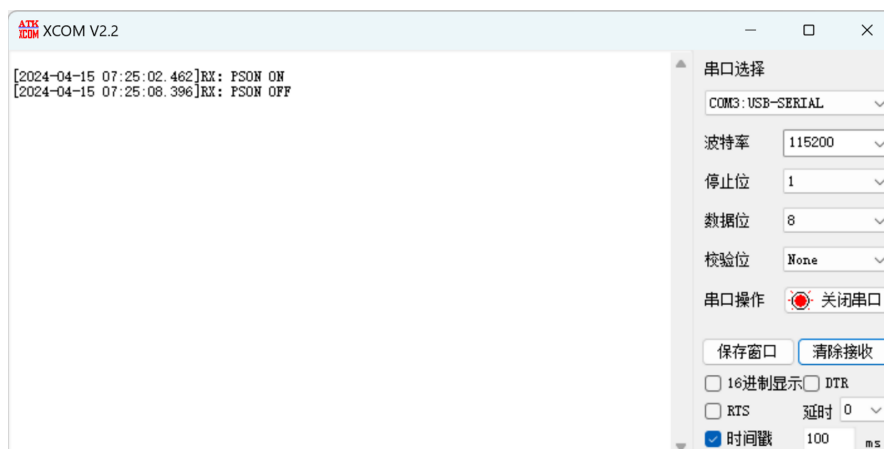


图 6-12 PS-ON 按键开关测试

Figure 6-12 PS-ON Button Switch Test

6.2.6 PCB 电路电源完整性分析

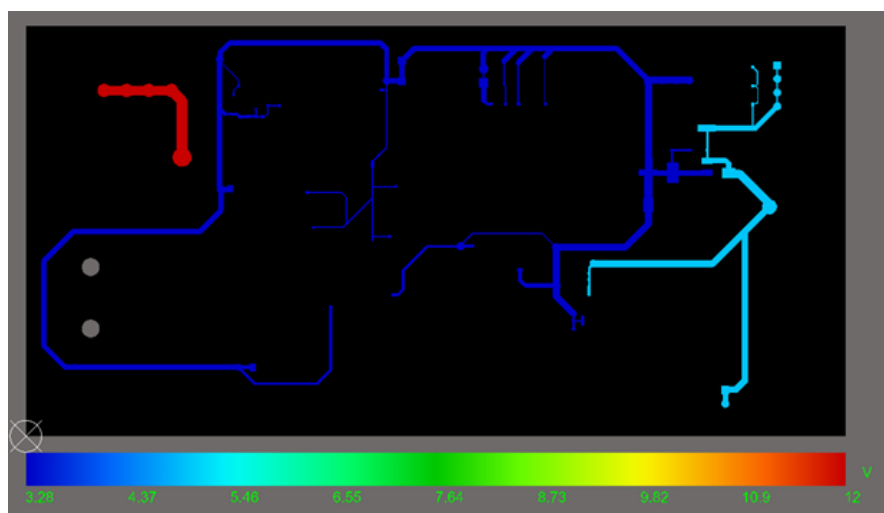
电源分配网络 (Power Distribution Network, PDN) 即电源从电源端流向负载端的路径，电流通过 PDN 从电源端流向负载端，再通过 PDN，从负载端流回电源端。为了保证 PDN 满足负载芯片对电源的需求，需要对 PCB 电路板进行电源完整性模拟仿真和分析。通过仿真分析，可以在系统硬件生产前，提前发现设计中的潜在问题，完善系统硬件测试，并为后续的设计优化提供重要参考，进一步提高电源网络的性能和可靠性。本课题通过 PDN Analyzer 工具来对两块电路板进行了 PDN 仿真和电源可视化分析。

首先，如图 6-13 所示，首先对系统主控模块 PCB 板和节点电源管理模块 PCB 板总的压差分布情况进行仿真和分析，以便于判断每一个支路的压降是否正常。经过分析，可以得到这两块电路板的各支路电压均满足负载芯片的电压的要求。

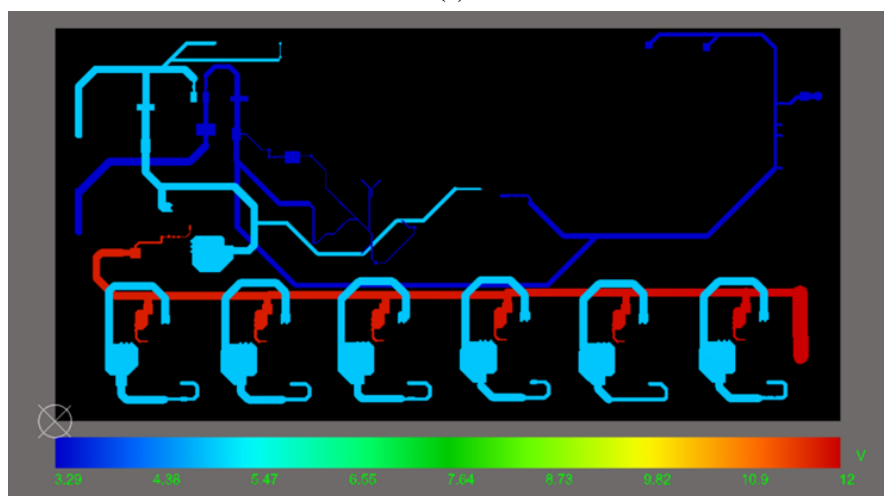
然后，如图 6-14 所示，分别对两块电路板的地平面压差分布情况进行仿真与分析。经分析可知，系统主控模块 PCB 板地平面的输入到输出端的压差小于 1mv，节点电源管理模块地平面输入到输出端的压差小于 10mv，均满足设计指标。

由于在持续的大电流情况下，电路设计布局布线需要满足温升要求，所以需要检查电路板上各区域的电流密度分布情况，识别电流密度过高的区域，以判断电路板的发热情况避免电路板过热的问题。最后，如图 6-15 所示，通过对两块电路板的电流密度分布情况的分析，可知两块电路板的电路密度值均不高，电路板均具有较好的散热性能。

通过以上 PDN 仿真和电源可视化分析，可知电源网络的设计较为合理，能够满足预期的负载需求，各负载点的电压均在可接受范围内。电流密度分布中，



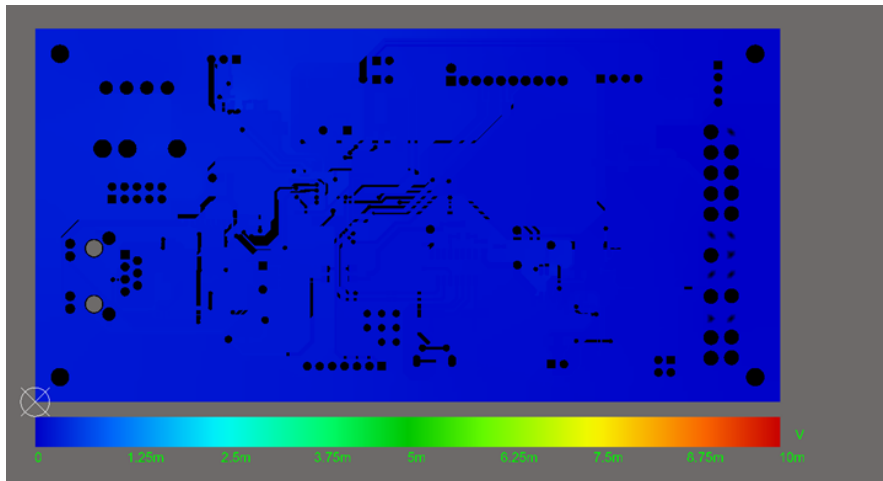
(a)



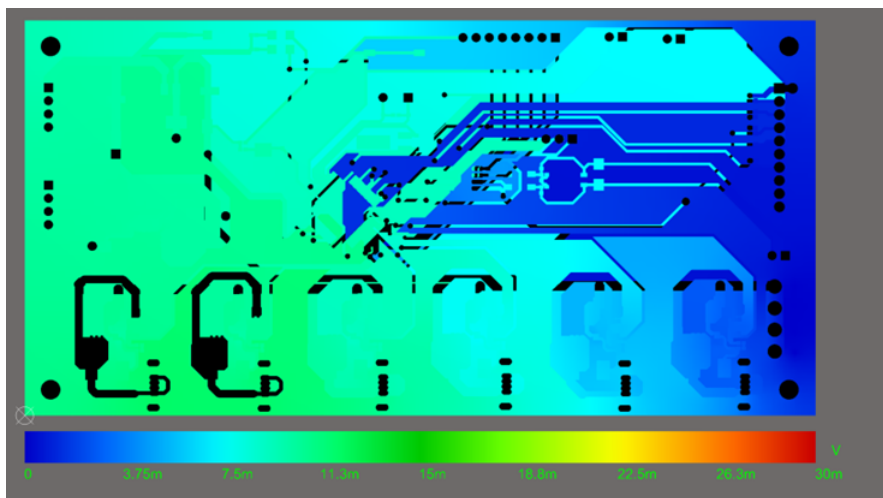
(b)

图 6-13 (a) 系统主控模块 PCB 板电路压差分布情况
(b) 节点电源管理模块 PCB 板电路压差分布情况

Figure 6-13 (a) Voltage Drop Distribution Of the System Main Control Module
(b) Voltage Drop Distribution of the Node Power Management Module



(a)



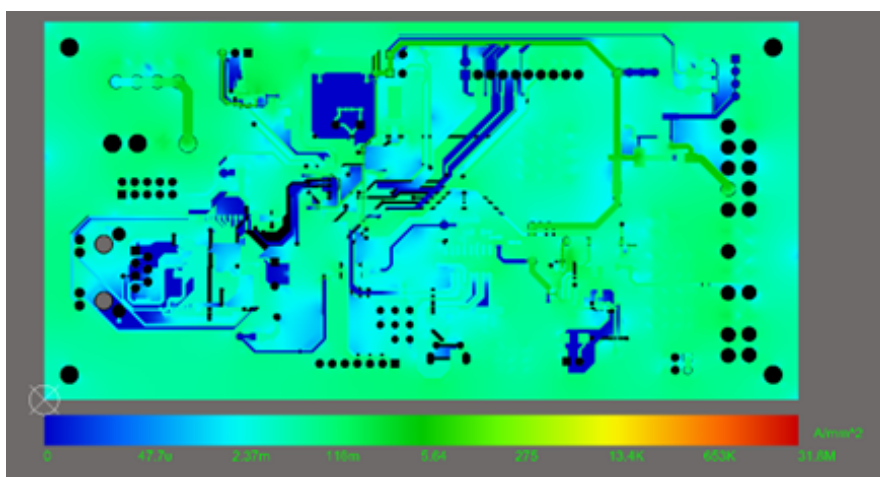
(b)

图 6-14 (a) 系统主控模块 PCB 板地平面压差分布情况

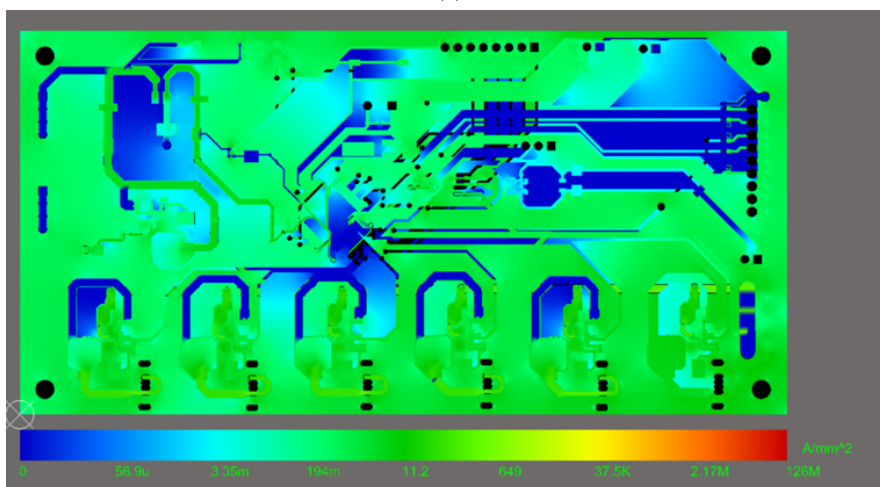
(b) 节点电源管理模块 PCB 板地平面压差分布情况

Figure 6-14 (a) Voltage Drop Distribution of the Ground Plane in the System Control Module

(b) Voltage Drop Distribution of the Ground Plane in the Power Management Module



(a)



(b)

图 6-15 (a) 系统主控模块 PCB 板电流密度分布情况

(b) 节点电源管理模块 PCB 板电流密度分布情况

Figure 6-15 (a) Current Density Distribution of the System Control Module

(b) Current Density Distribution of the Power Management Module

少数区域存在高电流密度，需要加强散热设计，确保电路板的长期可靠性和稳定性。通过本次仿真分析，验证了系统主控模块和节点电源管理模块的电源完整性设计，为集成化电源控制系统的稳定运行提供了重要保障。

6.3 上位机软件测试

为了满足多样化的外部控制需求，本课题设计了两种电源控制模式：本地模式和远程模式。在本地模式中，通过串行通信接口，存储集群的控制节点能直接与电源系统主控模块通信，从而实现对其他存储节点电源开关的控制。远程控制模式则采用 TCP 协议实现网络通信，使得用户能够通过 PC 上的网络控制程序来远程操控电源，便于实现无人值守的远程维护功能。

TCP 远程控制上位机能否正常稳定的运行决定了系统能否实现无人值守的远程维护，TCP 远程控制上位机的测试步骤如下：

- (1) 在远程控制的 PC 上设置与系统主控模块 W5500 模块互通的 IP 地址、子网掩码、网关地址。
- (2) 远程控制 PC 上安装上位机软件。
- (3) 上位机启动后检测初始化配置文件，设置系统主控模块的 IP 地址、端口、系统内节点电源管理模块数量以及每块节点电源管理模块供电的节点数量。
- (4) 进入主控制界面，点击对应的节点开关按钮观察现象。

实验结果如图 6-16 所示，左边窗口为远程上位机控制软件，右边为系统主控模块调试串口输出，最初的状态下，总线上挂载了一个系统主控模块和一个节点电源管理模块，节点电源管理模块上所有节点都是关闭状态，在空闲状态下，上位机通过 `powerstatus` 指令获取来自系统主控模块的最新状态。在按下 `All nodes on` 按钮后，上位机向系统主控模块批量发送节点状态操作指令，随后系统主控模块利用 CAN 总线上节点电源管理模块的实时状态上报对节点状态进行更新，上位机通过查询最新状态更新 UI 界面上的电源状态显示如图 6-17 所示。

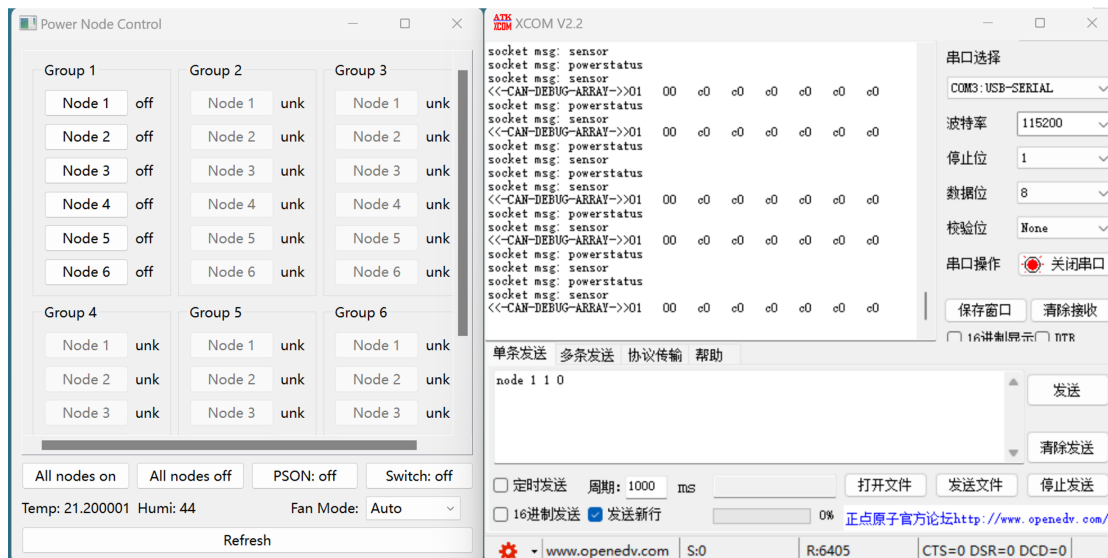


图 6-16 上位机软件功能测试-操作前

Figure 6-16 PC Software Functional Test - Before Operation

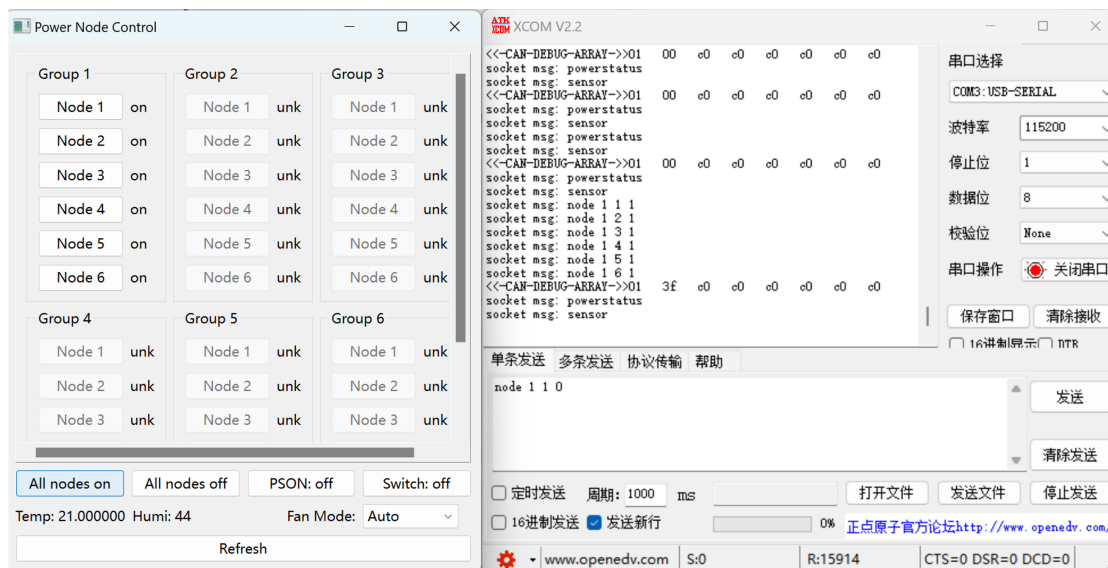


图 6-17 上位机软件功能测试-操作后

Figure 6-17 PC Software Functional Test - After Operation

6.4 本章小结

本章主要介绍了系统集成与测试。系统集成方面，课题使用 3D 打印技术设计了可插拔的框架，将存储服务器节点集成进一个标准的 4U 机箱，实现了对分布式存储系统电源的管理和对存储服务器整机的集成化。系统测试方面，为了确保系统的稳定与可靠，对系统的 TCP 通信、串口通信、传感器与散热器以及 CAN 总线通信进行了测试与分析，并对 PCB 电路板的电源完整性进行分析和测试，测试结果表明系统可以按照预期执行控制功能，并提供高质量的电源供应。最后，对上位机软件和系统硬件的工作情况进行了整体联调测试，通过具有代表性的测试用例展示了系统整体的运行情况。

第7章 总结与展望

7.1 总结

21CMA 数据终端在升级的过程中, 面临海量数据流的高效存储问题。低功耗分布式存储系统, 很好地解决了该问题。然而低功耗分布式存储集群面临着体积大、集成化水平低的问题。针对上述问题, 本课题研究并设计了集成化电源控制硬件系统。研究内容包含硬件设计、下位机程序设计和远程上位机程序设计, 最终通过 3D 打印的结构件将电源控制硬件系统和存储集群集成部署到 4U 机箱中, 实现低功耗分布式存储系统硬件集成、电源供应以及远程控制功能。本课题主要完成了以下几个方面的工作:

1. 针对系统中不同设备的电源需求进行分析, 选择可靠的外部供电方案。对电源控制方案的总体架构进行拆分和模块化设计, 主要分为系统主控模块和节点电源控制模块两个部分。系统主控模块负责设备上电唤醒、电源监控和控制功能、系统级调度控制和外部通信功能; 节点电源管理模块主要负责实现电压转换功能和对集群节点进行粒度的电源开关控制功能。

2. 根据总体设计方案, 对系统主控模块和节点电源管理模块进行关键的电路原理图设计。包括对主控芯片及其外围电路、W5500 网络通讯模块、CAN 收发器模块、温湿度传感器模块、串口通信与调试模块、DCDC 压降模块等模块的进行电路设计。根据电路原理图, 按照 PCB 版图的设计规则, 完成了系统主控模块与节点电源管理模块的 PCB 电路板的设计与生产。

3. 完成了集成化电源控制系统下位机程序设计。系统主控模块接收外部指令, 并向 CAN 总线下发控制指令, 实现节点电源控制功能。电源管理模块根据 CAN 总线上主控模块的控制指令, 完成对节点电源开关的控制, 同时定期检测节点电源状态, 通过 CAN 总线将状态上报给系统主控模块。两模块间相互协作实现了指令下达执行、状态实时检测的闭环, 使系统具备完善的存储节点电源控制功能。

4. 考虑到远程控制与集成化管理的需求, 本课题通过实现远程控制上位机实现对整个集成化系统的控制。上位机包括基于 Qt 的图形化用户界面以及可供存储集群主控节点调用的串口上位机, 实现了对节点的电源监控与控制、机箱环境状况监控、散热器控制以及机箱内各设备的远程开关功能。

本课题创新地设计并实现了面向 21CMA 存储集群的集成电源控制系统, 相较于传统存储服务器集群的电源管理系统, 本设计创新性地实现了针对低功耗分布式存储系统的远程电源管理方案, 方案支持远程、本地多种控制方式, 易于横向扩展, 为无人值守期间的站点运维, 以及节点故障硬重启提供了软硬件支持。本课题创新性地利用 3D 打印技术, 将大量存储节点集成到 4U 标准服务器机箱中, 解决了低功耗分布式存储系统原型机在电源管理与系统部署方面的难

题, 实现了低功耗分布式存储集群的小型化、标准化部署, 为 21CMA 的天文观测数据接收提供了稳定可靠的数据存储支撑。

7.2 展望

该研究内容具有重要的实际意义和应用价值, 可以为天文学研究提供更好的技术支持和数据管理服务。与此同时, 还有一些方面可以在未来进一步改进。

(1) 系统进一步的优化设计

本课题实现了面向 21CMA 存储集群的集成电源控制系统, 然而系统在扩展性和功能性方面仍有提升的空间。在扩展性方面, 现有系统仍需要手动分配新的节点电源控制模块的 ID, 在未来的工作中, 计划利用 CANOpen 协议实现节点电源控制模块 ID 的自动分配。在功能性方面, 当前系统虽然实现了完整可靠的电源控制闭环, 但是对于每个存储节点的功率监控方面仍有欠缺, 目前通过串接电流电压功率计对每个存储节点的用电情况进行监控, 未来计划将功率计模块集成进节点电源控制模块, 实现更加完善的电源控制与监控功能。

(2) 提升 PCB 电路设计的规范程度

本课题的 PCB 设计可稳定正常工作, 但是在电路板集成度、可靠性、以及规范性方面仍有提升空间。在未来的工作中, 可以进一步提升 PCB 电路设计的规范程度, 采用更先进的设计工具和技术, 以提高硬件装置的性能和稳定性。

(3) 提升硬件装置的便携程度

课题提出的方案实现了将低功耗分布式存储集群集成化到 4U 机箱内, 未来可以进一步对设备的便携性与运输的便利性方面进行改进。探索更小型化、轻量化的设计方案, 使硬件装置更易于携带和部署。

(4) 提升用户的界面易用程度

在设计与实现的远程控制上位机软件中, 利用 Qt 实现了图形化界面的远程系统控制。然而在使用软件的过程中仍然需要手动对操作系统进行一些配置, 比如手动配置 IP 地址等, 才能使程序正常运行。在未来的工作中, 计划对用户界面以及用户交互逻辑进行优化, 提高操作的便捷性和用户体验, 使用户能够更轻松地使用和管理存储系统。

希望通过本课题对基于 ARM 的低功耗并行存储系统在天文数据处理和管理方面的探索和优化, 推动天文学研究和应用的发展。同时, 也为分布式存储技术在其他领域的应用提供借鉴和参考。经过努力, 有希望将 21CMA 建设成为一个发现和观测脉冲星的利器, 为未来中国科学家开展 SKA 科学提供设备基础。

参考文献

- 顾荣. 大数据处理技术与系统研究 [D]. 南京大学, 2017.
- 韩军, 朱炜玮, 岳友岭. 低功耗分布式存储系统及终端设备: CN113630441A [P/OL]. 2021 [2023-12-25]. <https://patents.google.com/patent/CN113630441A/zh>.
- 何梦钊, 郑倩, 陕欢源, 等. 面向宇宙再电离探测的基本数据处理方法 [J]. 天文学进展, 2023, 41: 113-133.
- 黄滢. SKA: 人类认识宇宙的新纪元-中国科学院国家天文台 [EB/OL]. 2020[2024-04-18]. https://www.nao.cas.cn/news/ky/202003/t20200327_6408040.html.
- 刘应波. 太阳望远镜海量数据存储关键技术研究 [D]. 中国科学院研究生院 (云南天文台), 2014.
- 秦冕. 大规模低频射电阵列中的 DBF 关键技术研究及实现 [D]. 上海交通大学, 2022.
- 王婧颖. 星系团和星系群中 IGM 标定关系的 X 射线研究及在低频射电观测中的应用 [D]. 上海交通大学, 2014.
- 武向平. 中国 SKA 科学报告 [M]. Di 1 ban. 北京: 科学出版社, 2019.
- Barrett S F. Embedded systems design with the atmel avr microcontroller [M]. Morgan & Claypool Publishers, 2010.
- Bates S D, Lorimer D R, Verbiest J P W. The pulsar spectral index distribution [J/OL]. Monthly Notices of the Royal Astronomical Society, 2013, 431(2): 1352-1358[2024-04-18]. <http://academic.oup.com/mnras/article/431/2/1352/1452131/The-pulsar-spectral-index-distribution>. DOI: 10.1093/mnras/stt257.
- Bogatin E. Signal and power integrity—simplified [M]. Pearson Education, 2010.
- Bowman J, Brooks J, Lopez C, et al. Secure data collection using autonomous unmanned aerial vehicles [C]//2020 Systems and Information Engineering Design Symposium (SIEDS). IEEE, 2020: 1-6.
- Calcutt D, Cowan F, Parchizadeh H. 8051 microcontroller: An applications based introduction [M]. Elsevier, 2003.
- Davies J H. Msp430 microcontroller basics [M]. Elsevier, 2008.
- Deng B, Bo Z, Jia Y, et al. Research on stm32 development board based on arm cortex-m3 [C]//2020 IEEE 2nd International Conference on Civil Aviation Safety and Information Technology (ICCASIT). IEEE, 2020: 266-272.
- Dewi S S, Satria D, Yusibani E, et al. Design of web based fire warning system using ethernet wiznet w5500 [M]//Proceedings of MICoMS 2017: volume 1. Emerald Publishing Limited, 2018: 437-442.
- Di Natale M. Understanding and using the controller area network communication protocol: theory and practice [M]. New York: Springer, 2012.
- Elmadani S, Nice M, Bunting M, et al. From can to ros: A monitoring and data recording bridge [C]//Proceedings of the Workshop on Data-Driven and Intelligent Cyber-Physical Systems. 2021: 17-21.
- Emerson. Emerson Network Power Liebert PSI User Manual [M]. Emerson, 2023.
- Friedlingstein P, O’Sullivan M, Jones M W, et al. Global Carbon Budget 2023 [J/OL]. Earth System Science Data, 2023, 15(12): 5301-5369[2024-04-18]. <https://essd.copernicus.org/articles/15/5301/2023/>. DOI: 10.5194/essd-15-5301-2023.

- Ge X, Ahmad I, Han Q L, et al. Dynamic event-triggered scheduling and control for vehicle active suspension over controller area network [J]. *Mechanical Systems and Signal Processing*, 2021, 152: 107481.
- Geerling J. Power Consumption Benchmarks | Raspberry Pi Dramble [EB/OL]. 2020. <https://www.pidramble.com/wiki/benchmarks/power-consumption>.
- Gudu D, Hardt M. ARM Cluster for Performant and Energy-Efficient Storage [M/OL]/Lässig J, Kersting K, Morik K. *Computational Sustainability: volume 645*. Cham: Springer International Publishing, 2016: 265-276[2024-04-18]. http://link.springer.com/10.1007/978-3-319-31858-5_12.
- Han J L, Wang C, Wang P F, et al. The FAST Galactic Plane Pulsar Snapshot survey: I. Project design and pulsar discoveries * [J/OL]. *Research in Astronomy and Astrophysics*, 2021, 21(5): 107[2024-04-21]. <https://iopscience.iop.org/article/10.1088/1674-4527/21/5/107>.
- Heichler J. An introduction to beegfs [J]. *Introduction to BeeGFS by ThinkParQ*. pdf, 2014.
- Huang Y, Wu X P, Zheng Q, et al. The radio environment of the 21 Centimeter Array: RFI detection and mitigation [J/OL]. *Research in Astronomy and Astrophysics*, 2016, 16(2): 016[2024-04-18]. <https://iopscience.iop.org/article/10.1088/1674-4527/16/2/036>.
- Intel. Atx power supply design guide [EB/OL]. 1998. https://paginas.fe.up.pt/~asousa/pc-info/atxps09_atx_pc_pow_supply.pdf.
- Jeong K, Duffy C, Kim J S, et al. Optimizing the ceph distributed file system for high performance computing [C]//2019 27th Euromicro International Conference on Parallel, Distributed and Network-Based Processing (PDP). IEEE, 2019: 446-451.
- Johnston S, Taylor R, Bailes M, et al. Science with ASKAP: The Australian square-kilometre-array pathfinder [J/OL]. *Experimental Astronomy*, 2008, 22(3): 151-273[2024-04-18]. <http://link.springer.com/10.1007/s10686-008-9124-7>.
- Jones G E. Instrumentation for Wide Bandwidth Radio Astronomy [D/OL]. [object Object], 2009[2024-04-18]. <https://resolver.caltech.edu/CaltechTHESIS:10122009-094525715>. DOI: 10.7907/BMZR-P813.
- Kaewwongsri K, Silanon K. Design and implement of a weather monitoring station using coap on nb-iot network [C]//2020 17th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON). IEEE, 2020: 230-233.
- Keane E, Bhattacharyya B, Krämer M, et al. A Cosmic Census of Radio Pulsars with the SKA [C/OL]//*Proceedings of Advancing Astrophysics with the Square Kilometre Array — PoS(AASKA14)*. Giardini Naxos, Italy: Sissa Medialab, 2015: 040[2024-04-18]. <https://pos.sissa.it/215/040>. DOI: 10.22323/1.215.0040.
- Kim S, Bang J S, Kim S, et al. Robust vehicle speed control using disturbance observer in hybrid electric vehicles [J]. *International journal of automotive technology*, 2020, 21: 931-942.
- Koomey J, et al. Growth in data center electricity use 2005 to 2010 [J]. A report by Analytical Press, completed at the request of The New York Times, 2011, 9(2011): 161.
- Koutoupis P. The lustre distributed filesystem [J]. *Linux Journal*, 2011, 2011(210): 3.
- La Plante P, Williams P, Kolopanis M, et al. A Real Time Processing system for big data in astronomy: Applications to HERA [J/OL]. *Astronomy and Computing*, 2021, 36: 100489[2024-04-18]. <https://linkinghub.elsevier.com/retrieve/pii/S2213133721000433>. DOI: 10.1016/j.ascom.2021.100489.

- Li D, Wang P, Qian L, et al. FAST in Space: Considerations for a Multibeam, Multipurpose Survey Using China's 500-m Aperture Spherical Radio Telescope (FAST) [J/OL]. *IEEE Microwave Magazine*, 2018, 19(3): 112-119[2024-04-18]. <https://ieeexplore.ieee.org/document/8331324/>. DOI: 10.1109/MMM.2018.2802178.
- Liu Y, Cui J. Design and implementation of human health monitoring platform based on internet of things technology [C]//2017 IEEE International Conference on Computational Science and Engineering (CSE) and IEEE International Conference on Embedded and Ubiquitous Computing (EUC): volume 2. IEEE, 2017: 422-425.
- Livi L F, Catani J. A new remote monitor and control system based on sigfox iot network [J]. *Review of Scientific Instruments*, 2021, 92(9).
- Lorimer D R, Kramer M. Cambridge observing handbooks for research astronomers: number 4 handbook of pulsar astronomy [M]. Cambridge, UK ; New York: Cambridge University Press, 2005.
- Lu T, Dou Y, Wang Y C. Design of arctic sea ice monitoring rov based on stm32 [C]//Sixth International Conference on Electromechanical Control Technology and Transportation (ICECTT 2021): volume 12081. SPIE, 2022: 1008-1014.
- Macko P, Hennessey J. Survey of distributed file system design choices [J]. *ACM Transactions on Storage (TOS)*, 2022, 18(1): 1-34.
- Malathy V, Kollem S, Prasad C R, et al. Vehicle to vehicle congestion control using controller area network communication [C]//AIP Conference Proceedings: volume 2418. AIP Publishing, 2022.
- McKee J W, Bassa C G, Chen S, et al. Pulsar science with data from the Large European Array for Pulsars [J/OL]. *Proceedings of the International Astronomical Union*, 2017, 13(S337): 374-375 [2024-04-18]. <http://arxiv.org/abs/1712.02343>. DOI: 10.1017/S1743921317009462.
- Padmanabh P V, Barr E D, Sridhar S S, et al. The MPIfR–MeerKAT Galactic Plane Survey –I. System set-up and early results [J/OL]. *Monthly Notices of the Royal Astronomical Society*, 2023, 524(1): 1291-1315[2024-04-18]. <https://academic.oup.com/mnras/article/524/1/1291/7205539>. DOI: 10.1093/mnras/stad1900.
- Parai M K, Das B, Das G. An overview of microcontroller unit: from proper selection to specific application [J]. *International Journal of Soft Computing and Engineering (IJSCE)*, 2013, 2(6): 228-231.
- Rittal. The system solution RiMatrix Next Generation by Rittal [EB/OL]. 2023[2024-05-23]. <https://www.rittal.com/rimatrix-ng/>.
- SENSIRION. Sht30 datasheet [EB/OL]. 2019. <https://sensirion.com/products/catalog/SHT30-DIS-F/>.
- Shvachko K, Kuang H, Radia S, et al. The hadoop distributed file system [C/OL]//2010 IEEE 26th Symposium on Mass Storage Systems and Technologies (MSST). 2010: 1-10. DOI: 10.1109/MSST.2010.5496972.
- STMicroelectronics. Stm32f103rct6 datasheet [EB/OL]. 2018. <https://www.st.com/resource/en/datasheet/stm32f103rc.pdf>.
- Tan C M, the LOTAAS Group. The LOFAR Tied-Array All-Sky Survey for Pulsars and Fast Transients [J/OL]. *Proceedings of the International Astronomical Union*, 2017, 13(S337): 9-12[2024-04-18]. https://www.cambridge.org/core/product/identifier/S1743921317009103/type/journal_article. DOI: 10.1017/S1743921317009103.
- vertiv. Vertiv Geist Rack PDUs [EB/OL]. 2023[2024-05-23]. <https://www.vertiv.com/en-asia/campaigns/na-campaigns/own-your-edge-vertiv-rack-pdu/>.

- Vilcherrez D, Astulla C, Kemper G. A humidity and temperature wireless monitoring system for server rooms based on the mqtt protocol [C]//Brazilian Technology Symposium. Springer, 2021: 634-641.
- Voronkov M. Ingest pipeline for ASKAP [J/OL]. EPJ Web of Conferences, 2020, 245: 01038 [2024-04-18]. <https://www.epj-conferences.org/10.1051/epjconf/202024501038>.
- Wang C, Meng F, Huang Y, et al. Design and implementation of polymerase chain reaction device for aptamers selection of tumor cells [J]. Journal of Nanoscience and Nanotechnology, 2020, 20 (3): 1332-1340.
- Wang Z, Zhang G, Tian C, et al. Research on wireless ad hoc network and equipment management of internet of things intelligent node [C]//2018 IEEE International Conference on Information and Automation (ICIA). IEEE, 2018: 1652-1657.
- Wei Y, Lei Y, Ruitong W. Design of wirelessly charged temperature and humidity monitoring system for large-scale facilities [C]//2022 IEEE 4th International Conference on Power, Intelligent Computing and Systems (ICPICS). IEEE, 2022: 496-500.
- WesternDigital. Ultrastar DC HC560 20TB Data Center Hard Drive [J/OL]. Western Digital, 2021[2024-04-18]. https://documents.westerndigital.com/content/dam/doc-library/zh_cn/assets/public/western-digital/product/data-center-drives/ultrastar-dc-hc500-series/data-sheet-ultrastar-dc-hc560.pdf.
- WinChipHead. Ch340g datasheet [EB/OL]. 2023. https://www.wch.cn/download/CH340DS1_PDF.html.
- WIZnet. W5500 datasheet [EB/OL]. 2013. https://docs.wiznet.io/img/products/w5500/W5500_ds_v110e.pdf.
- Xue M, Bhat N D R, Tremblay S E, et al. A Census of Southern Pulsars at 185 MHz [J/OL]. Publications of the Astronomical Society of Australia, 2017, 34: e070[2024-04-18]. https://www.cambridge.org/core/product/identifier/S1323358017000662/type/journal_article. DOI: 10.1017/pasa.2017.66.
- Yang F, Wei Q. Design of smart home control system of internet of things based on stm32 [C]// Journal of Physics: Conference Series: volume 1972. IOP Publishing, 2021: 012002.
- Zhou P, Dong F, Xu Z, et al. Ecstor: A flexible enterprise-oriented cloud storage system based on glusterfs [C]//2016 International Conference on Advanced Cloud and Big Data (CBD). IEEE, 2016: 13-18.

致 谢

在我研究生学习和论文撰写过程中，有许多人给予了我无私的帮助和支持。在此，我想对他们表示最诚挚的感谢。

首先，我要感谢我的导师樊东卫副研究员，他的严谨学术态度和耐心指导使我受益匪浅。在学术探索和生活上的每一次困难中，樊老师都给予我极大的支持和鼓励。

特别感谢我的另外一位指导老师韩军老师，在我课题开展的过程中积极的给我提供指导意见，和我进行学术讨论。韩老师工程经验丰富，每一次我遇到困难的时候，韩老师总是给予我宝贵的意见，教我解决问题的方法，鼓励和鞭策我面对困难。韩老师总是耐心的解答我在研究中遇到的各种问题，给了我很多启示和帮助，他严谨的态度值得我终身学习。

感谢我们组的首席科学家崔辰州研究员。崔老师以扎实的理论基础、严谨的治学态度、认真的工作作风、和蔼耐心的态度指导着我，使我受益匪浅。

感谢国家天文台天文信息技术团组的其他各位老师，他们是何勃亮、李长华、李珊珊、米琳莹、陶一寒、王有芬、许允飞、杨涵溪、杨丝丝，感谢老师们的默默付出为我学习生活所提供的一些便利，以及对我学业和生活上的关心与支持。

感谢引力波与脉冲星物理研究团组的朱炜玮研究员和岳友岭高级工程师，感谢两位老师在我每周参加脉冲星组会时给我的指导与鼓励。

感谢与我同组的同学们。感谢我的师兄师姐吴莹、杨嘉宁、张琦乾和张震，感谢他们在我遇到困难时给予的指点与帮助。感谢与我同级的同学鹏辉、邵务俊和左肖雄，与他们在学习上的相互讨论给了我诸多启发。感谢我的师弟陈朗和汤超对我的支持与鼓励。

还要感谢国台教育处的各位老师，他们是梁艳春老师、李响老师、马怀宇老师、毛永娜老师、郑菲菲老师。他们在背后默默的付出，给我们提供了莫大的帮助，让我们能够安心科研。

还要感谢我的舍友苏童同学，感谢你在生活上对我关心和鼓励，感谢你在快乐与痛苦交织的三年科研生活中给我带来安慰和力量，感谢你与我一起度过了许多欢乐的时光。

最后，我要感谢我的家人，他们作为我坚强的后盾，给了我面对困难的勇气和力量，感谢他们毫不动摇的支持我学业和我的一切选择，给我无条件的爱，让我拥有了选择人生道路的自由与底气。

研究生生涯即将结束，新的人生即将开始，今后的我还将不断努力，不断前进。

2024年6月

作者简历及攻读学位期间发表的学术论文与其他相关学术成果

作者简历：

2016年9月——2020年6月，在西藏民族大学信息工程院（系）获得学士学位。

2021年9月——2024年6月，在中国科学院国家天文台攻读硕士学位。

申请或已获得的专利：

发明专利：朱珈莹, 韩军, 王显海, 朱炜玮, 岳友岭, 樊东卫；电源控制方法、装置、系统、设备及存储介质；CN117111852A（实质审查中）

参加的研究项目及获奖情况：

参与科技部 SKA 专项《SKA 脉冲星搜寻预研》项目

